



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출 원 번 호 : 10-2003-0066400  
Application Number

출 원 년 월 일 : 2003년 09월 24일  
Date of Application SEP 24, 2003

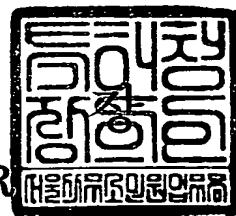
출 원 인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 10 월 29 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0009
【제출일자】	2003.09.24
【국제특허분류】	H04M
【발명의 명칭】	인터리빙된 데이터 열의 디인터리빙 방법 및 장치
【발명의 영문명칭】	METHOD AND APPARATUS FOR DEINTERLEAVING AN INTERLEAVED DATA STREAM IN COMMUNICATION SYSTEM
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이건주
【대리인코드】	9-1998-000339-8
【포괄위임등록번호】	2003-001449-1
【발명자】	
【성명의 국문표기】	하상혁
【성명의 영문표기】	HA, Sang Hyuck
【주민등록번호】	730219-1167429
【우편번호】	441-390
【주소】	경기도 수원시 권선구 권선동 1314번지 주공1단지아파트 121동 1003 호
【국적】	KR
【발명자】	
【성명의 국문표기】	허서원
【성명의 영문표기】	HEO, Seo Weon
【주민등록번호】	670302-1670811
【우편번호】	152-099
【주소】	서울특별시 구로구 개봉본동 127-18
【국적】	KR

## 【발명자】

【성명의 국문표기】

김민구

【성명의 영문표기】

KIM,Min Goo

【주민등록번호】

640820-1067025

【우편번호】

442-811

【주소】

경기도 수원시 팔달구 영통동 968 신나무실 신명아파트 633동  
1502호

【국적】

KR

## 【발명자】

【성명의 국문표기】

안성우

【성명의 영문표기】

AHN, Seong Woo

【주민등록번호】

710128-1036821

【우편번호】

449-741

【주소】

경기도 용인시 기흥읍 신일아파트 202동 1102호

【국적】

KR

## 【발명자】

【성명의 국문표기】

유남열

【성명의 영문표기】

YU,Nam Yul

【주민등록번호】

711207-1024118

【우편번호】

442-725

【주소】

경기도 수원시 팔달구 영통동 벽적골8단지 아파트 812-804

【국적】

KR

## 【우선권주장】

【출원국명】

KR

【출원종류】

특허

【출원번호】

10-2002-0066189

【출원일자】

2002.10.23

【증명서류】

첨부

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인  
이건주 (인)

## 【수수료】

【기본출원료】

20 면 29,000 원

【가산출원료】

60 면 60,000 원



1020030066400

출력 일자: 2003/11/4

【우선권주장료】	1	건	26,000	원
【심사청구료】	0	항	0	원
【합계】	115,000			원



1020030066400

출력 일자: 2003/11/4

### 【요약서】

#### 【요약】

본 발명은 고속 패킷 데이터통신 시스템에서 인터리빙되어 전송된 데이터를 수신하여 원래의 형태로 디인터리빙하는 방법 및 장치에 관한 것으로서, 인터리빙된 순서대로 버퍼에 저장된 한 서브블록의 부호 심볼들을 디인터리빙된 순서대로 읽어내어 채널 복호기로 입력하며, 여기서 상기 부호 심볼들의 인터리빙은 특정 규칙에 따라 상기 부호 심볼들을 상기 서브블록의 크기에 따라 미리 정해지는 개수의 행과 열을 가지는 행렬의 형태로 저장한 후 이를 읽어내는 과정이다. 임시주소 생성기는 상기 행렬의 마지막 열을 고려하지 않은 채 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 임시주소를 생성하며, 주소 보상기는 상기 행렬의 마지막 열을 고려하여 상기 임시주소를 보상하기 위한 주소 보상 값을 계산한다. 그러면 가산기는 상기 임시주소에 상기 주소 보상 값을 더하여 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 읽기 주소를 생성한다. 이로써 본 발명은 필요한 메모리와 하드웨어 소자의 개수를 최소화하면서 인터리빙된 데이터의 열을 고속으로 디인터리빙함으로써 수신기의 소형화, 저전력화를 가능하게 한다.

#### 【대표도】

도 5

#### 【색인어】

1xEV-DV, deinterleaving, subblock deinterleaving, BRO

**【명세서】****【발명의 명칭】**

인터리빙된 데이터 열의 디인터리빙 방법 및 장치{METHOD AND APPARATUS FOR DEINTERLEAVING AN INTERLEAVED DATA STREAM IN COMMUNICATION SYSTEM}

**【도면의 간단한 설명】**

도 1은 순방향 패킷 데이터 채널을 위한 패킷 데이터를 인터리빙하여 송신 서브패킷을 생성하는 기지국 송신기의 구성도,

도 2는 채널 인터리버(120)에 의한 서브블록 인터리빙과 서브블록 심볼 그룹화 동작을 설명하는 도면,

도 3은 순방향 패킷 데이터 채널을 통해 수신된 서브패킷으로부터 복호 데이터를 얻는 단말 수신기의 구성도,

도 4는  $N_{EP}=408$ 인 경우 하나의 서브블록에 대해 수행되는 인터리빙 과정을 세 단계로 분리하여 나타낸 도면,

도 5는 본 발명에 따라 순방향 패킷 데이터 트래픽에 대해 서브블록 디인터리빙을 수행하기 위한 장치의 구성도,

도 6은 제1실시 예에 제시된 부호화 패킷의 크기와 인터리빙 파라미터들을 적용하여 구성된 부호 심볼들의 행렬을 나타낸 도면,

도 7은 상기 제1실시 예의 경우 부호 심볼 인덱스에 대해 생성된 행 인덱스와 임시주소와 주소 보상 값 및 최종 읽기 주소를 나타낸 도면,

도 8은 제2실시 예에 제시된 부호화 패킷의 크기와 인터리빙 파라미터들을 적용하여 구성된 부호 심볼들의 행렬을 나타낸 도면,

도 9는 상기 제2실시 예의 경우 부호 심볼 인덱스에 대해 생성된 행 인덱스와 임시주소와 주소 보상 값 및 최종 읽기 주소를 나타낸 도면,

도 10은 부호화 패킷의 크기가 408, 792, 1560, 3096, 6168, 12312인 경우, 본 발명의 일 실시예에 따른 읽기 주소 발생기의 상세 구성을 도시한 도면,

도 11은 부호화 패킷의 크기가 2328인 경우, 본 발명의 일 실시예에 따른 읽기 주소 발생기의 상세 구성을 도시한 도면,

도 12는 부호화 패킷의 크기가 3864인 경우, 본 발명의 일 실시예에 따른 읽기 주소 발생기의 상세 구성을 도시한 도면,

도 13은 부호화 패킷의 크기가 4632인 경우, 본 발명의 일 실시예에 따른 읽기 주소 발생기의 상세 구성을 도시한 도면,

도 14는 부호화 패킷의 크기가 9240인 경우, 본 발명의 일 실시예에 따른 읽기 주소 발생기의 상세 구성을 도시한 도면,

도 15는 부호화 패킷의 크기가 15384인 경우, 본 발명의 일 실시예에 따른 읽기 주소 발생기의 상세 구성을 도시한 도면,

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<16> 본 발명은 고속 패킷 데이터 통신 시스템에 관한 것으로서, 특히 인터리빙되어 전송된 데이터를 수신하여 원래의 형태로 디인터리빙하는 방법 및 장치에 관한 것이다.

<17> 전형적인 디지털 이동통신 시스템, 특히 동기식 CDMA(Code Division Multiple Access) IS-2000 및 비동기식 UMTS(Universal Mobile Telecommunication Service) W(Wide)-CDMA와 같은 CDMA 방식의 이동통신 시스템은 음성 서비스와 회선 데이터(Circuit Data) 서비스를 통합적으로 지원하였다.

<18> 동기식 CDMA2000 Release A/B 및 비동기식 UMTS와 같은 이동통신 시스템에서는 멀티미디어 데이터의 신뢰성 있는 전송을 위해 터보 부호화와 인터리빙을 사용한다. 터보 부호화는 낮은 신호대 잡음비에서도 비트 에러율(Bit Error Rate: BER) 관점에서 매우 양호한 정보 복원 성능을 보이는 것으로 알려져 있다. 인터리빙은 페이딩 환경에서 비트들의 손상이 한곳에 집중되지 않고 여러 곳으로 분산되도록 한다. 이러한 인터리빙은 인접한 비트들이 랜덤하게 페이딩 영향을 받도록 함으로서 군집에러(burst error)가 발생하지 않도록 해 주어 채널 부호화의 효과를 보다 높여준다.

<19> 한편, 인터넷과 동영상 등 고속 패킷 데이터 전송을 필요로 하는 서비스에 대한 사용자의 요구가 증대됨에 따라 이동통신 시스템은 고속의 패킷데이터 서비스를 지원하는 형태로 발전하고 있는 추세이다. 3GPP 및 3GPP2에서 추진중인 CDMA2000 Release C/D, 이른 바 1xEV-DV(Evolution in Data and Voice) 표준안에 따르면, 기지국은 전송하고자 하는 패킷 데이

터의 열을 채널 부호기에 의해 부호화하여 생성한 부호 심볼들을 소정 크기의 서브블록(sub-block)들로 분할하고, 상기 분리된 서브블록들을 각각 인터리빙한다. 단말기는 상기 인터리빙된 데이터의 열을 수신하여 부호 심볼의 형태로 변환한 후 기지국에서 사용한 인터리빙의 역과정인 디인터리빙을 거쳐, 채널 부호기의 출력 순서와 동일한 순서로 복원한다.

<20> CDMA2000 Release A/B 표준에서는 인터리빙의 대상이 되는 부호 심볼 열의 길이가 2를 밑으로 하고 인터리빙 파라미터 중의 하나인 비트 천이 값(bit shift)을 지수로 하는 수의 배수가 되도록 규정하고 있는데 반해, 1xEV-DV에서는 서브블록 부호 심볼 열의 길이가 2를 밑으로 하고 인터리빙 파라미터 중의 하나인 비트 천이 값을 지수로 하는 수의 배수가 되지 않도록 하는 이전 표준들과는 다른 새로운 인터리빙 규칙을 정의하고 있다. 따라서 1xEV-DV 표준의 경우, 단말기에서 상기 새로운 인터리빙 규칙에 따라 인터리빙된 데이터 열을 수신하여 신속하고도 효과적으로 디인터리빙하기 위한 기술을 필요로 하게 되었다.

#### 【발명이 이루고자 하는 기술적 과제】

<21> 따라서 상기한 바와 같이 동작되는 종래 기술의 문제점을 해결하기 위하여 창안된 본 발명의 목적은, 통신시스템의 송신단에서 인터리빙되어 전송된 데이터를 수신단에서 고속으로 복구하는 방법 및 장치를 제공하는 것이다.

<22> 본 발명의 다른 목적은 통신시스템의 수신단에서 순방향 패킷 데이터에 대해 서브블록 디인터리빙을 수행하는 방법 및 장치를 제공하는 것이다.

<23> 본 발명의 다른 목적은 통신시스템의 수신단에서 채널 복호기의 입력버퍼를 이용하여 디인터리빙을 수행하는 방법 및 장치를 제공하는 것이다.

<24> 본 발명의 다른 목적은 통신시스템에서 인터리빙된 데이터를 수신하여 저장하고, 디인터리빙을 위한 순서대로 독출하는 방법 및 장치를 제공하는 것이다.

<25> 본 발명의 다른 목적은 1xEV-DV 통신시스템에서 인터리빙된 데이터를 수신하여 저장하고, 디인터리빙 규칙에 따라 생성된 독출 어드레스에 따라 읽어내는 방법 및 장치를 제공하는 것이다.

<26> 상기 목적들을 달성하기 위한 본 발명의 방법은, 인터리빙된 순서대로 버퍼에 저장된 한 서브블록의 부호 심볼들을 디인터리빙된 순서대로 읽어내어 채널 복호기로 입력하는 방법에 있어서, 여기서 상기 부호 심볼들의 인터리빙은 특정 규칙에 따라 상기 부호 심볼들을 상기 서브블록의 크기에 따라 미리 정해지는 개수의 행과 열을 가지는 행렬의 형태로 저장한 후 이를 읽어내는 과정으로 가정하는 경우,

<27> 상기 행렬의 마지막 열을 고려하지 않고, 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 임시주소를 생성하는 과정과, 상기 행렬의 마지막 열을 고려하여 상기 임시주소를 보상하기 위한 주소 보상 값을 계산하는 과정과, 상기 임시주소에 상기 주소 보상 값을 더하여, 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 읽기 주소를 생성하는 과정을 포함한다.

<28> 본 발명의 장치는, 인터리빙된 순서대로 버퍼에 저장된 한 서브블록의 부호 심볼들을 디인터리빙된 순서대로 읽어내어 채널 복호기로 입력하는 장치에 있어서, 여기서 상기 부호 심볼들의 인터리빙은 특정 규칙에 따라 상기 부호 심볼들을 상기 서브블록의 크기에 따라 미리 정해지는 개수의 행과 열을 가지는 행렬의 형태로 저장한 후 이를 읽어내는 과정으로 가정하는 경우,

<29> 상기 행렬의 마지막 열을 고려하지 않고, 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 임시주소를 생성하는 임시주소 생성기와, 상기 행렬의 마지막 열을 고려하여 상기 임시주소를 보상하기 위한 주소 보상 값을 계산하는 주소 보상기와, 상기 임시주소에 상기 주소 보상 값을 더하여, 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 읽기 주소를 생성하는 가산기를 포함한다.

#### 【발명의 구성 및 작용】

<30> 이하 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 대한 동작 원리를 상세히 설명한다. 하기에서 본 발명을 설명함에 있어 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 그리고 후술되는 용어들은 본 발명에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

<31> 후술되는 본 발명은 인터리빙된 패킷 데이터의 열을 수신하여 디인터리빙하는 것이다. 특히 본 발명은 동기식 CDMA(Code Division Multiple Access) 통신방식의 하나인 CDMA2000 1xEV-DV(Evolution in data and voice) 표준안에 따라 인터리빙된 패킷 데이터의 열을 디인터리빙한다.

<32> 먼저, CDMA2000 1xEV-DV 이동통신 시스템에서 패킷 데이터의 열을 인터리빙하고, 인터리빙된 데이터의 열을 디인터리빙하기 위한 구성 및 그 동작을 설명하기로 한다.

<33> 도 1은 순방향 패킷 데이터 채널을 위한 패킷 데이터를 인터리빙하여 송신 서브패킷(Transmission Subpacket)을 생성하는 기지국 송신기의 구성을 나타낸 것이다.

<34> 상기 도 1을 참고하면, 터보 부호기(Turbo Encoder)(110)는 입력되는 패킷 데이터의 열을 부호화 패킷(Encoder Packet) 단위로 소정 부호율(Code Rate) R에 따라 부호화하여 부호 심볼들(Code Symbol)의 열을 출력한다. 여기서 1xEV-DV 표준에 의해 규정된 1/5의 부호율 R을 가지는 상기 터보 부호기(110)는 하나의 터보 인터리버(Turbo Interleaver)와 2개의 구성 부호기들(Constituent Encoders)로 구성된다. 상기 터보 부호기(110)의 동작을 간략히 설명하면 하기와 같다. 입력되는 부호화 패킷은 변경없이 그대로 시스티메틱 서브블록(Systematic Subblock) S로서 출력되며, 상기 제1 구성 부호기는 상기 입력 부호화 패킷을 부호화하여 2개의 패리티 서브블록들(Parity Subblock) P<sub>0</sub>,P<sub>1</sub>을 출력한다. 상기 중간 인터리버가 상기 입력 부호화 패킷을 부호화하여 다른 시스티메틱 서브블록 S'을 생성하면, 제2 구성 부호기는 상기 시스티메틱 서브블록 S'를 부호화하여 다른 2개의 패리티 서브블록들 P'<sub>0</sub>,P'<sub>1</sub>을 출력한다. 상기 다른 시스티메틱 서브블록 S'은 사용되지 않으므로, 터보 부호기(110)는 상기 입력 부호화 패킷과 동일한 크기를 가지는 상기 5개의 서브블록들 S,P<sub>0</sub>,P<sub>1</sub>,P'<sub>0</sub>,P'<sub>1</sub>을 출력한다.

<35> 채널 인터리버(Channel Interleaver)(120)는 서브패킷을 형성하는 부호 심볼들이 높은 수준의 부호화이득(coding gain)을 보장할 수 있도록, 상기 터보 부호기(110)로부터 출력되는 부호 심볼들을 적절히 배열한다. 이러한 배열은 심볼 분리(symbol separation), 서브블록 인터리빙(subblock interleaving), 서브블록 심볼 그룹화(subblock symbol grouping)를 차례로 수행함으로써 이루어진다. 상세히 설명하면, 심볼 분리기(122)는 터보 부호기(122)로부터 출력되는 다섯 종류의 부호 심볼들을 종류대로 분류하여 다섯 개의 서브블록들을 구성하고, 서브블록 인터리버(124)는 상기 구성된 서브블록들 각각을 동일한 인터리빙 규칙(interleaving rule)에

따라 인터리빙하며, 서브블록 심볼 그룹화기(126)는 상기 인터리빙된 서브블록들 중 일부의 코드 심볼들을 서로 엇갈리도록(alternately) 그룹화한다.

<36>      도 2에 채널 인터리버(120)에 의한 서브블록 인터리빙과 서브블록 심볼 그룹화 동작을 도시하였다. 도시된 바와 같이 종류별로 분리된 다섯 개의 서브블록들 S,P0,P'0,P1,P'1(10 내지 18)은 서브블록 인터리빙에 의해 각각 인터리빙된 서브블록들(20 내지 28)이 된다. 서브블록 심볼 그룹화에 의하면, 상기 인터리빙된 서브블록들(20 내지 28) 중 인터리빙된 시스티메틱 서브블록(20)은 변형되지 않으며, 인터리빙된 패리티 서브블록들(22 내지 28)은 서로 엇갈리도록 그룹화된다. 즉 인터리빙된 서브블록 P0(22)과 인터리빙된 서브블록 P'0(24)의 부호 심볼들을 서로 엇갈리도록 배치하여 제1 데이터 그룹(32)을 생성하고, 인터리빙된 서브블록 P1(26)과 인터리빙된 서브블록 P'1(28)의 부호 심볼들을 서로 엇갈리도록 배치하여 제2 데이터 그룹(34)을 생성한다.

<37>      서브패킷 심볼 선택기(Subpacket Symbol Selector)(140)는 미리 정해진 선택 패턴에 따라, 상기 채널 인터리버(120)로부터의 인터리빙된 데이터 중 일부 심볼들을 선택하여 송신 서브패킷을 생성한다. 상기 생성된 서브패킷은 소정 변조방식을 가지고 변조된 후, 확산, 주파수 변환 등의 알려진 절차를 거쳐 단말기로 전송된다.

<38>      순방향 패킷 데이터 채널을 통해 기지국이 송신하는 고속의 패킷 데이터를 수신하는 단말은 상기 도 1에 나타난 동작을 역으로 수행함으로써 복호된 데이터를 얻는다.

<39>      도 3은 순방향 패킷 데이터 채널을 통해 수신된 서브패킷으로부터 복호 데이터를 얻는 단말 수신기의 구성을 나타낸 것이다.

<40> 상기 도 3을 참조하면, 서브패킷 제로 삽입기(Subpacket Zero Inserter)(210)는 기지국 송신기의 심볼 선택기(140)에 대응하여, 수신된 서브패킷의 정해진 위치에 '0'을 삽입한다. 기지국 송신기의 채널 인터리버(120)에 대응되는 단말기 수신기의 채널 디인터리버(channel deinterleaver)(220)는 서브블록 심볼 역그룹화(subblock symbol ungrouping), 서브블록 디인터리빙(Subblock deinterleaving), 심볼 역분리(symbol deseparation)를 차례로 수행한다.

<41> 보다 상세히 설명하면, 서브블록 심볼 역그룹화기(222)는 상기 서브패킷 제로 삽입기(210)로부터의 출력을 종류별로 분리하여 다섯 개의 인터리빙된 서브블록들을 출력한다. 서브블록 디인터리버(224)는 상기 인터리빙된 서브블록들 각각을 기지국 송신기의 서브블록 인터리버(124)에서 사용된 인터리빙 규칙에 대응하는 디인터리빙 규칙에 따라 디인터리빙하고, 심볼 역분리기(226)는 상기 디인터리빙된 출력을 분리하여 채널 복호기(Channel Decoder)(230)로 제공한다. 상기 채널 복호기(230)는 기지국 송신기의 터보 부호기(110)에서와 동일한 부호율을 가지고 상기 디인터리빙된 출력을 복호하여 복호된 데이터를 생성한다.

<42> 상기와 같이 동작하는 단말 수신기에서, 서브블록 디인터리빙은 서브블록 인터리빙을 위해 사용된 인터리빙 규칙을 반영하여 수행되어야 하며, 이러한 인터리빙은 그 대상이 되는 입력 시퀀스(input sequence)의 길이에 따라 복잡도가 달라지게 된다.

<43> 단말 수신기의 복잡도를 감소시키고 데이터 처리 속도를 향상시키기 위한 관점에서 볼 때, 서브블록 디인터리빙의 수행은 두 가지 방법으로 달성될 수 있다. 첫 번째 방법은 채널 복호기의 입력버퍼에 부호 심볼들을 저장할 때 디인터리빙을 수행하는 것으로서, 이때 부호 심볼들을 저장하기 위한 입력버퍼의 쓰기 주소들(write addresses)은 디인터리빙 규칙을 고려하여 생성된다. 두 번째 방법은 채널 복호기가 입력버퍼로부터 부호 심볼들을 읽어올 때 디인터리빙

을 수행하는 것으로서, 이때 부호 심볼들을 읽어오기 위한 입력버퍼의 읽기 주소들(read addresses)은 디인터리빙 규칙을 고려하여 생성된다.

<44> 상기 방법들 중 첫 번째는 쓰기 주소의 생성시에 서브블록 디인터리빙 뿐 아니라 복조과정에 수반되는 디셔플링을 함께 반영해야 하므로 변조방식의 종류 및 디셔플링 패턴에 따라 부가적인 제어 장치가 요구된다. 따라서, 본 명세서에서는 서브블록 디인터리빙을 수행함에 있어서 채널 복호기의 입력버퍼에서 부호 심볼들을 읽어 오기 위한 읽기 주소들을 생성하는 방법에 대해 기술할 것이다.

<45> 1xEV-DV 표준에 따르면, 트래픽을 전달하는 패킷 데이터 채널(Packet Data Channel : PDCH)에서 사용 가능한 부호화 패킷(Encoder Packet : EP)의 크기(size)는 하기의 <표 1>에 명시된 11가지를 포함한다. 채널 부호기로부터 출력되는 부호 심볼들은 서브블록별로 인터리빙을 거치게 되는데, 이 때 각 서브블록의 크기는 부호화 패킷의 크기와 동일하므로 결국 서브블록 인터리빙/디인터리빙의 대상이 되는 부호 심볼열의 길이 또한 부호화 패킷의 크기와 같다.

<46> 하기의 <표 1>은 1xEV-DV 표준에 규정된 부호화 패킷의 크기들과 그에 따른 서브블록 인터리빙/디인터리빙 파라미터들을 보여 준다. 하기 <표 1>에서 비트천이 값(bit shift)  $m$ 과 상한 값(up limit)  $J$ 는  $N_{EP}$ 의 크기를 가지는 부호 심볼들의 열을 행렬의 형태로 배열할 때, 행(row)의 개수 및 열(column)의 개수와 각각 관련되며, 나머지 값(remainder)  $R$ 은 상기 행렬의 마지막 열이 가지는 원소의 개수를 의미한다.

<47>

【표 1】

EP Size ( $N_{EP}$ )	Bit Shift ( $m$ )	Up Limit ( $J$ )	Remainder ( $R$ )
408	7	4	24
792	8	4	24
1560	9	4	24
2328	10	3	280
3096	10	4	24
3864	11	2	1816
4632	11	3	536
6168	11	4	24
9240	12	3	1048
12312	12	4	24
15384	13	2	7192

<48> 결과적으로, 부호화 패킷의 크기  $N_{EP}$ 와 인터리빙/디인터리빙 파라미터들은 하기의 <수학식 1>과 같은 관계에 있다.

<49> 【수학식 1】  $N_{EP} = 2^m \times (J - 1) + R$

<50> 본 발명에 따른 디인터리빙 규칙을 설명하기 위해, 먼저 인터리빙된 데이터의 열의 형태를 일 예를 들어 상세히 설명한다. 도 4는  $N_{EP}=408$ 인 경우 하나의 서브블록에 대해 수행되는 인터리빙 과정을 세 단계로 분리하여 도시한 것이다.

<51> 도시된 바와 같이, 단계(40)에서 408개의 부호 심볼들은 채널 부호기의 출력 부호 심볼 인덱스  $k$  ( $k = 0, 1, 2, \dots, 407$ )에 따라 순차적으로 버퍼에 저장(writing)된다. 여기서 화살표들은 부호 심볼들이 저장되는 순서(하->우)를 나타내는 것으로서 도시된 바와 같이 열->행의 순서로 저장된다. 단계(42)에서 상기 저장된 부호 심볼들은 각 행별로 행 번호의 비트 역전(Bit Reversal Order)에 의해 재배열된다. 여기서 비트 역전이란 비트들의 순서를 역전시키는 것을 말한다. 일 예로서, 행 번호가 "1" 즉 2진수로 "0000001"인 행은 비트 역전에 의

하여 행 번호가 "64" 즉 2진수로 "1000000"인 행으로 이동한다. 단계(44)에서 상기 행 단위 비트 역전환(Bit Reverse Order)에 의해 상기 재배열된 부호 심볼들은 행->열의 순서로 버퍼로부터 출력된다. 여기서 화살표들은 부호 심볼들이 출력되는 순서(우->하)를 나타낸 것이다.

<52> 상기 도 4를 참조하면, 버퍼에 저장되는 부호 심볼들의 행렬은 2<sup>7</sup>개의 행들과 4개의 열들로 구성되고 마지막 네 번째 열은 단지 24개의 원소만을 가진다. 여기서 만약 상기 네 번째 열이 원소를 하나도 가지지 않는다면, 즉 R=0이라면, 기지국 송신기에서 서브블록 인터리빙은  $i$  ( $i=0, 1, 2, \dots, 407$ ) 번째 읽어내는 부호 심볼의 읽기 주소  $B_i$ 를 하기의 <수학식 2>와 같이 생성하여 해당 주소의 부호 심볼을 버퍼로부터 읽어내는 것만으로 달성될 수 있다.

<53>

$$\begin{aligned} B_i &= 2^m \times (i \bmod (J-1)) + BRO_m([i/(J-1)]) \\ \text{【수학식 2】} \quad &= 2^7 \times (i \bmod 3) + BRO_7([i/3]) \end{aligned}$$

<54> 여기서 "i"는 서브블락 인터리버의 출력 부호 심볼 인덱스이고, "mod"는 모듈로(Modulo) 연산을 의미하고, "BRO<sub>7</sub>(·)"은 7비트 단위 비트 역전환(Bit Reverse Ordering) 연산을 의미하며, "[·]"는 입력(·)을 초과하지 않는 최대의 정수를 의미한다.

<55> 한편, 기지국에서 인터리빙된 부호 심볼들은 변조, 확산 등을 알려진 절차를 거쳐 단말로 수신된다. 단말이 수신한 부호 심볼들은 채널 복호기의 입력버퍼에 서브블록 인터리빙된 순서대로 저장된다. 따라서 서브블록 디인터리빙은 채널 복호기의 입력 부호 심볼 인덱스  $k$  ( $k=0, 1, 2, \dots, 407$ )에 대해  $k$ 번째 읽어 내는 부호 심볼의 읽기 주소  $A_k$ 를 상기 <수학식 2>의 역함수에 따라 생성하여 해당 주소의 부호 심볼을 채널 복호기 입력버퍼로부터 읽어 냄으로써 달성될 수 있다. 하기의 <수학식 3>에 상기 <수학식 2>의  $B_i$ 의 역함수를 이용한 읽기 주소  $A_k$ 의 생성식을 나타내었다.

&lt;56&gt;

$$A_k = (J-1) \times BRO_m(k \bmod 2^m) + [k/2^m]$$

【수학식 3】  $= 3 \times BRO_7(k \bmod 2^7) + [k/2^7]$

&lt;57&gt;

상기 <수학식 2> 및 상기 <수학식 3>은 앞서 언급한 바와 같이  $R=0$ 인 경우에 대해 고려한 것이다. 그러나,  $N_{EP}=408$ 인 경우를 포함하여 상기 <표 1>에서 볼 수 있듯이 규정된 모든 부호화 패킷 크기에 대해  $R$ 은 0이 아닌 양의 값을 가지므로, 서브블록 디인터리빙을 위한 읽기 주소 생성식은 상기 <수학식 3>과 같이 간단하지 않다.

&lt;58&gt;

따라서, 본 발명에서는 채널 복호기의 입력버퍼를 위한 읽기 주소(read address)의 생성을, 임시주소 생성(interim address generation)과 주소 보상(address compensation)과 가산(adding process)의 세 단계로 분리하여 처리한다. 여기서 임시주소(Interim Address)란  $R=0$ 으로 가정하여 생성한 읽기 주소를 의미하며, 상기 주소 보상이란 상기 임시주소를 보상하여 최종 읽기 주소를 생성하기 위한 주소 보상 값(Address Compensation Factor)을 생성하는 동작이다.

&lt;59&gt;

도 5는 본 발명에 따라 순방향 패킷 데이터 트래픽에 대해 서브블록 디인터리빙을 수행하기 위한 장치를 도식화한 것이다. 여기서 도시한 장치는 도 3에 나타낸 단말 수신기에서 서브블록 심볼 역그룹화기(222)로부터 출력되는 인터리빙된 서브블록들 각각에 대하여 동작하는 것이다.

&lt;60&gt;

상기 도 5를 참조하면, 한 서브블록의 인터리빙된 부호 심볼들은 채널 복호기(330)를 위한 입력버퍼(Input Buffer)(310)에 인터리빙된 순서대로 저장된다. 여기서 상기 입력버퍼(310)의 메모리 구조는 부호화 패킷의 크기  $N_{EP}$ 에 따라  $2^m \times J$ 의 메모리 배열로 형성되며, 부호 심볼들은 상기 메모리 배열내에 행->열의 순서로 저장된다. 그러면 디인터리빙 주소 발생기(320)는

기지국 송신기에서 사용한 인터리빙 규칙에 대응하는 디인터리빙 규칙에 따라 상기 입력버퍼(310)에서 부호 심볼들을 읽어내기 위한 읽기 주소들을 생성한다.

<61> 하기의 <수학식 4>에 상기 디인터리빙 주소 발생기(320)에서 읽기 주소를 생성하기 위한 생성식을 나타내었다.

<62> 【수학식 4】  $A_k = IA_k + C(r_k)$

<63> 여기서 "k"는 채널 복호기(330)에서 입력을 요청한 부호 심볼의 인덱스이고, " $A_k$ "는 서브 블록 디인터리빙을 반영한 입력버퍼(310)의 읽기 주소이고, " $IA_k$ "는 임시주소이고, " $C(r_k)$ "는 상기 임시주소를 위한 주소 보상 값이고, " $r_k$ "는 인터리빙된 부호 심볼 행렬의 행 인덱스(Row Index)이다.

<64> 보다 상세히 설명하면, 임시주소 생성기(Interim Address Generator)(322)는 채널 복호기로부터 부호 심볼 인덱스  $k$ 를 입력받아, 상기  $k$ 에 대하여 마지막 열을 고려하지 않은 임시주소  $IA_k$ 와 행 인덱스  $r_k$ 를 생성한다. 주소 보상기(334)는 상기 행 인덱스  $r_k$ 를 입력으로 받아 해당 행에 대한 주소 보상 값  $C(r_k)$ 를 생성하며, 가산기(326)는 상기 임시주소  $IA_k$ 에 해당 행의 주소 보상 값  $C(r_k)$ 를 더하여 최종 읽기 주소  $A_k$ 를 상기 입력버퍼(310)로 제공한다.

<65> 그러면 상기 입력버퍼(310)에서 상기 읽기 주소  $A_k$ 에 해당하는 부호 심볼이 채널 복호기(330)로 출력된다. 이러한 일련의 절차는 상기 입력버퍼(310)에 저장된 모든 부호 심볼들이 읽어내어질 때까지 계속된다.

<66> 상기 임시주소 생성기(322)에 의한 임시주소의 생성에 대해 보다 상세히 설명하면, 도 5에서 임시주소 생성기(322)는 채널 복호기(330)로부터 입력받고자 하는 부호 심볼의 인덱스

$k$ 를 입력받아 임시주소  $IA_k$ 와 해당 행 인덱스  $r_k$ 를 출력한다. 한 서브블록의 인터리빙된 부호 심볼들을 저장하는 입력버퍼(310)의 메모리 배열을 도 4의 단계(44)에 나타낸 행렬과 같은 형태라고 하면,  $k$ 번째 부호 심볼의 행 인덱스  $r_k$ 는 하기의 <수학식 5>와 같이 간단히 계산된다.

&lt;67&gt;

$$\text{【수학식 5】} \quad r_k = BRO_m(k \bmod 2^m)$$

<68> 여기서 " $m$ "은 앞서 언급한 <표 1>에 나타낸 비트 천이 값(bit shift)을 의미한다.

<69> 앞서 언급한 바와 같이, 임시주소는 상기 <표 1>에서 나머지 값  $R$ 을 0 또는 행의 총 개수( $=2^m$ )와 같다고 가정하여 생성한 임시 읽기 주소이다. 이 경우 입력버퍼(310)에 저장되는 인터리빙된 부호 심볼들은  $2^m \times (J-1)$  또는  $2^m \times J$ 의 크기를 가지는 완전한 형태의 행렬인 것으로 한다.

<70> 상기 <표 1>에 따르면  $N_{EP}$ 가 3096 이하인 다섯 가지 종류의 부호화 패킷들에 대해서는  $R$ 이 행의 총 개수의 절반인  $2^{m-1}$ 보다 작은 반면,  $N_{EP}$ 가 3864인 부호화 패킷에 대해서는  $R$ 이 행의 총 개수의 절반인  $2^{m-1}$ 보다 크다는 사실을 확인할 수 있다.  $R$ 이 행 개수의 절반보다 작은 경우  $2^m \times (J-1)$ 의 크기를 가지는 행렬을 사용하면 주소 보상 시에는  $R$ 개의 원소들만을 더 고려하면 된다. 반면  $R$ 이 행 개수의 절반보다 큰 경우  $2^m \times J$ 의 크기를 가지는 행렬을 사용하면 주소 보상 시에는  $(2^m - R)$ 개의 원소들만을 제외하면 된다. 따라서, 주소 보상기(324)의 연산을 보다 간단히 하기 위한 임시주소 생성식은 하기의 <수학식 6>과 같이 나머지 값  $R$ 의 크기에 따라 두 가지로 구분된다.

&lt;71&gt;

if  $R < 2^{m-1}$

$$\begin{aligned} IA_k &= (J-1) \cdot BRO_m(k \bmod 2^m) + [k/2^m] \\ &= (J-1) \cdot r_k + [k/2^m] \end{aligned}$$

otherwise

$$\begin{aligned} IA_k &= J \cdot BRO_m(k \bmod 2^m) + [k/2^m] \\ &= J \cdot r_k + [k/2^m] \end{aligned}$$

### 【수학식 6】

&lt;72&gt;

다음으로 상기 주소 보상기(324)에 의한 주소 보상에 대해 보다 상세히 설명하면, 주소

보상기(324)는 임시주소 생성기(322)로부터 행 인덱스  $r_k$ 를 입력받아 주소 보상 값  $C(r_k)$ 를 출력한다. 앞서 언급한 바와 같이, 부호화 패킷의 크기에 따른 나머지 값  $R$ 이 행 개수의 절반  $2^{m-1}$ 보다 작은 경우 더 고려해야 할 원소가 발생할 때마다 주소 보상 값은 1씩 증가한다. 반면 나머지 값  $R$ 이 행 개수의 절반보다 큰 경우 제외해야 할 원소가 발생할 때마다 주소 보상 값은 1씩 감소한다.

&lt;73&gt;

상기 주소 보상 값 생성의 원리를, 하기에 기술될 두 가지 실시 예를 통해 설명하도록 한다.

&lt;74&gt;

<예 1 :  $N_{EP}=20, m=4, J=2, R=4$ >

&lt;75&gt;

상기 <예 1>는 나머지 값  $R$ 이 행 개수의 절반인  $8 (=2^{m-1})$ 보다 작은 경우이다.

&lt;76&gt;

도 6은 상기 <예 1>에 제시된 부호화 패킷의 크기와 인터리빙 파라미터들을 적용하여 구성된 부호 심볼들의 행렬을 나타낸 것으로서 도시된 바와 같이, 첫 번째 열은 16개의 원소들을 모두 가지지만 두 번째 열은 4개의 원소들만을 가진다.

<77> row BRO 연산 이전의 행렬에서 마지막 열의 부호 심볼들은 각각 행 인덱스 0, 1, 2, 3에 위치하고 있지만, row BRO 연산 이후 마지막 열의 부호 심볼들은 서로 동일한 거리 4( $=16/4$ )를 유지하면서 고르게 분산되어, 각각 행 인덱스 0, 4, 8, 12로 이동한다. 이러한 분산은 BRO 연산의 특성 때문에 나타나는 것으로서 이 특성을 이용하면 ROI  $2^{m-1}$  보다 작은 경우의 주소 보상 값은 마지막 열에서 최초로 부호 심볼이 나타난 이후 매 4번째 행마다 1씩 증가됨을 알 수 있다.

<78> 도 7은 상기 <예 1>의 경우 부호 심볼 인덱스(C.S. Index)  $k$ 에 대해 생성된 행 인덱스 (Row Index)  $r_k$ 와 임시주소  $IA_k$ 와 주소 보상 값  $C(r_k)$  및 최종 읽기 주소  $A_k$ 를 차례로 나타낸 것이다. 도시된 바와 같이 최종 읽기 주소  $A_k$ 는 임시주소  $IA_k$ 에 주소 보상 값  $C(r_k)$ 를 더한 것이며, 주소 보상 값  $C(r_k)$ 는 마지막 열에서 부호 심볼이 나타난 다음 행마다 1씩 증가한다. 이것은 임시주소 생성 시 고려되지 않았던 마지막 열에 추가적으로 고려해야 할 부호 심볼이 삽입되면, 상기 삽입된 부호 심볼을 위한 읽기 주소가 추가로 할당되고 이에 따라 이후의 임시주소들이 하나씩 밀려야 하기 때문이다.

<79> 결국 주소 보상 값  $C(r_k)$ 는 채널 부호기(330)가 요청한 인덱스  $k$ 를 가지는 부호 심볼이 입력버퍼(310)에 저장된 행렬의 어떤 행에 속해 있는지 및 해당 부호 심볼이 속한 행 이전에 임시주소 생성 시 고려되지 않았던 부호 심볼들이 삽입되는 행들이 몇 개인지를 파악함으로써 계산될 수 있다.

<80> 예를 들어, 부호 심볼 인덱스  $k$ 가 10인 부호 심볼의 행 인덱스는 5이고, 이 행 이전에는 임시주소 생성시 고려되지 않았던 부호 심볼들이 삽입된 행들의 개수가 2개(행 인덱스=0, 4)이므로, 부호 심볼 인덱스 10에 대한 주소 보상 값은 2가 되는 것이다. 상기 설명한 주소 보상 값의 계산 과정을 정리하면 하기의 <수학식 7>과 같다.

&lt;81&gt;

【수학식 7】  $C_d^+(r_k) = \left[ \frac{r_k + d - (r^+ + 1)}{d} \right]$

<82> 여기서 "d"는 행의 총 개수를 삽입될 부호 심볼의 개수 혹은 부호 심볼이 삽입될 행의 개수로 나눈 값으로서 마지막 열에 속한 부호 심볼들의 행간 거리를 의미하며. " $r^+$ "는 최초로 삽입되는 부호 심볼이 위치한 행의 인덱스를 의미한다. 마지막 열에 최초로 삽입되는 부호 심볼은 BR0 연산의 특성상 항상 행 인덱스 0에 위치하게 되므로 이 경우  $r^+$ 는 0이다. 하지만, 나머지 값 R 및 행의 개수에 따라 마지막 열에 이미 삽입된 부호 심볼이 존재하는 경우, 상기 이미 삽입되어 있던 부호 심볼의 행 인덱스에 따라 추가로 삽입되는 첫 번째 부호 심볼의 행 인덱스  $r^+$ 가 결정된다. 상기 <수학식 7>의 주소 보상 값  $C_d^+$ 에서 "+"는 마지막 열에 부호 심볼이 "삽입"되는 경우임을 나타내기 위한 것이며, "d"는 부호 심볼이 삽입되는 행에 대해 전체 행 개수의 비율을 나타내기 위한 것이다.

<83> 상기 <예 1>에 대해 상기 <수학식 7>을 적용해 보면 상기 <예 1>을 위한 주소 보상 값 생성식은 하기의 <수학식 8>과 같다.

&lt;84&gt;

【수학식 8】  $C_4^+(r_k) = \left[ \frac{r_k + 4 - (0 + 1)}{4} \right] = \left[ \frac{r_k + 3}{4} \right]$

&lt;85&gt;

<예 2 :  $N_{EP}=20$ ,  $m=4$ ,  $J=2$ ,  $R=12$ >

&lt;86&gt;

상기 <예 2>는 나머지 값 R이 행 개수의 절반인  $8 (=2^m-1)$ 보다 크거나 같은 경우이다.

<87> 도 8은 상기 <예 2>에 제시된 부호화 패킷의 크기와 인터리빙 파라미터들을 적용하여 구성된 부호 심볼들의 행렬을 나타낸 것으로서, 도시한 바와 같이 첫 번째 열은 16개의 원소들을 모두 가지지만 두 번째 열에서는 4개의 원소들이 제거되어야 한다.

<88> row BRO 연산 이전의 행렬에서, 마지막 열의 제거 대상 부호 심볼들은 각각 행 인덱스 12, 13, 14, 15에 위치하고 있지만, row BRO 연산 이후 제거 대상 부호 심볼들은 서로 동일한 행 간거리  $4 (=16/4)$ 를 유지하면서 분산되어, 각각 행 인덱스 3, 7, 11, 15로 이동한다. 이러한 분산은 BRO 연산의 특성 때문에 나타나는 것으로서 이 특성을 이용하여 ROI  $2^{m-1}$  보다 크거나 같은 경우의 주소 보상 값은 마지막 열에서 최초로 부호 심볼이 제거된 이후 매 4번째 행마다 1씩 감소됨을 알 수 있다.

<89> 도 9는 상기 <예 2>의 경우 부호 심볼 인덱스(C.S. Index)  $k$ 에 대해 생성된 행 인덱스(Row Index)  $r_k$ 와 임시주소  $IA_k$ 와 주소 보상 값  $C(r_k)$  및 최종 읽기 주소  $A_k$ 를 차례로 나타낸 것이다. 도시한 바와 같이, 최종 읽기 주소  $A_k$ 는 임시주소  $IA_k$ 에 음의 값인 주소 보상 값  $C(r_k)$ 를 더한 것이며, 주소 보상 값  $C(r_k)$ 는 마지막 열에서 부호 심볼이 제거된 다음 행마다 1씩 감소한다. 이것은 임시주소 생성 시 함께 고려되었던 마지막 열로부터 고려하지 않았어야 할 부호 심볼이 제거되면, 상기 제거된 부호 심볼을 위해 할당되었던 읽기 주소가 회수(deallocate)되고 이에 따라 이후의 임시주소들이 하나씩 당겨져야 하기 때문이다.

<90> 결국 주소 보상 값  $C(r_k)$ 는 채널 부호기(330)가 요청하는 인덱스  $k$ 를 가지는 부호 심볼이 입력버퍼(310)에 저장된 행렬의 어떤 행에 속해 있는지 및 해당 부호 심볼이 속한 행 이전에 임시주소 생성 시 함께 고려되었던 부호 심볼들이 제거되는 행들이 몇 개인지를 파악함으로써 계산될 수 있다.

<91> 예를 들어, 부호 심볼 인덱스  $k$ 가 13인 부호 심볼의 행 인덱스는 11이고, 이 행 이전에 임시주소 생성 시 함께 고려되었던 부호 심볼들이 제거된 행들의 개수는 2개(행 인덱스=3,7)이므로, 부호 심볼 인덱스 13에 대한 주소 보상 값은 -2가 되는 것이다. 상기 설명한 주소 보상 값의 계산 과정을 정리하면 하기의 <수학식 9>와 같다.

&lt;92&gt;

$$\text{【수학식 9】} \quad C_d^-(r_k) = -\left[ \frac{r_k + d - (r^- + 1)}{d} \right]$$

<93> 여기서 "d"는 행의 총 개수를 제거될 부호 심볼들의 개수 혹은 부호 심볼들이 제거될 행들의 개수로 나눈 값으로서 마지막 열에서 제거될 부호 심볼들의 행간 거리를 의미하며, " $r^-$ "는 최초로 제거되는 부호 심볼이 위치한 행의 인덱스를 의미한다. 마지막 열에서 최초로 제거되는 부호 심볼은 BRO 연산의 특성상 항상 행 인덱스  $d-1$ 에 위치하게 되므로 이 경우  $r^-$ 는  $d-1$ 이다. 하지만, 나머지 값 및 행의 개수에 따라 마지막 열이 완전히 채워지지 않은 상태에서는 이미 제거된 부호 심볼이 존재하는 경우, 상기 이미 제거된 부호 심볼의 행 인덱스에 따라 추가로 제거되는 첫 번째 부호 심볼의 행 인덱스  $r^-$ 가 결정된다. 상기 <수학식 9>의 주소 보상 값  $C_d^-$ 에서 "-"는 마지막 열에서 부호 심볼이 "제거"되는 경우임을 나타내며, "d"는 부호 심볼이 제거되는 행에 대해 전체 행 개수의 비율을 나타낸다.

<94> 상기 <예 2>에 대해 상기 <수학식 9>를 적용해 보면 상기 <예 2>를 위한 주소 보상 값 생성식은 하기의 <수학식 10>과 같다.

&lt;95&gt;

$$\text{【수학식 10】} \quad C_4^-(r_k) = -\left[ \frac{r_k + 4 - (3+1)}{4} \right] = -\left[ \frac{r_k}{4} \right]$$

<96> 상기 <예 1>과 상기 <예 2>를 통해 부호 심볼이 삽입되는 경우와 가상 부호 심볼이 제거되는 경우 각각에 대한 주소 보상 값의 계산 과정을 설명하였다. 여기서 전체 행의 개수에 대

해 삽입 혹은 제거되는 행들의 비율  $d$ 는 삽입될 부호 심볼 혹은 제거될 부호 심볼이 속한 행들 간의 거리를 나타내며, 하기의 <수학식 11>과 같이 정의된다.

&lt;97&gt;

**【수학식 11】** 
$$d = \frac{\# \text{ of total rows}}{\# \text{ of rows to be considered}}, \text{ where } d \text{ has to be a natural number}$$

&lt;98&gt;

여기서 만일 상기 "d"가 자연수가 아닐 경우 상기 <예 1>과 상기 <예 2>에서 설명한 BRO 연산의 특성을 이용한 주소 보상 값 생성식은 맞지 않게 된다. 상기 <수학식 11>에서 분자인 전체 행 개수는 항상 2의 거듭제곱 형태이므로,  $d$ 가 자연수가 되기 위해서는 분모인 삽입 혹은 제거 행의 개수 역시 2의 거듭제곱 형태가 되어야 한다. 앞서 언급한 <표 1>에서 나머지 값  $R$ 은 부호 심볼이 삽입되거나 제거되어야 하는 행들의 개수를 나타내는데, 모든 부호화 패킷의 크기에 대해 어떠한  $R$ 도 2의 거듭제곱 형태는 아니다. 그러나, 이러한 경우에도  $R$ 을 2의 거듭제곱들의 합으로 표현하면, 상기 <수학식 7> 및 상기 <수학식 9>를 적용할 수 있다.

&lt;99&gt;

이하 규정된 부호화 패킷의 크기들  $N_{EP}=408, 792, 1560, 2328, 3096, 3864, 6168, 12312$  각각에 대하여 실제로 적용될 주소 보상 값 생성 원리를 설명한다.

&lt;100&gt;

A.  $N_{EP}=408, 792, 1560, 3096, 6168, 12312$ 인 경우 ( $R=24$ ) 주소 보상 값의 생성

&lt;101&gt;

먼저 부호화 패킷의 크기가 408인 경우에 대해 설명하기로 한다. 여기서, 인터리빙된 부호 심볼들은 도 4의 44와 같은 행렬로부터 행->열의 순서대로 읽혀져 복호기 입력버퍼에 저장되어 있다.

&lt;102&gt;

이 때, 하나의 서브블록에 포함된 408개의 부호 심볼들은 128( $=2^7$ )개의 행들을 가지는 행렬로 구성되고, 이 행렬의 마지막 열은 임시주소 생성시 고려되지 않았던 24개의 부호 심볼

들을 가지고 있다. 24를 2의 거듭제곱 형태로 다시 표현하면  $2^4+2^3$ 이 되므로, 상기 24개의 부호 심볼들을 상위 16개와 나머지 8개로 나누어 고려하기로 한다.

<103> 즉, 상위 16개의 부호 심볼들은 최상위 행부터 소정 행간 거리 8( $=128/16$ ) 만큼씩 떨어진 행들 0, 8, 16, …, 104, 112, 120에 배열되고, 다음으로 나머지 8개의 부호 심볼들이 4( $=8/2$ ) 번째 행으로부터 소정 행간 거리 16( $=128/8$ ) 만큼씩 떨어진 행들, 4, 20, 36, …, 84, 100, 116에 배열된다.

<104> 결국, 24개의 부호 심볼들 중 16개의 부호 심볼들은 행 인덱스가 8의 배수가 될 때마다 주기적으로 삽입되고 나머지 8개의 부호 심볼들은 행 인덱스가 16의 배수가 될 때마다 주기적으로 삽입되므로, 24개의 부호 심볼들은 16을 주기로 그 삽입 패턴이 동일하다고 할 수 있다. 따라서, 128개의 행들에 24개의 부호 심볼들을 삽입하는 것은, 매 16( $=128/8$ )개의 행들마다 3( $=24/8$ )개의 부호 심볼들을 삽입하는 것과 동일하다고 축약 해석할 수 있다.

<105> 상기 삽입해야 할 부호 심볼들의 개수 3을 2의 거듭제곱 형태로 표현하면,  $3=2+1$  혹은  $3=4-1$ 이다. 이 두 가지 경우에 대하여 주소 보상 값을 각각 계산해 보면 다음과 같다.

<106> 먼저, 3을 2+1로 표현한 경우, 16개의 행들에 먼저 2개의 부호 심볼들을 삽입하고 다시 1개의 부호 심볼을 더 삽입해야 한다. 그러면 첫 번째 삽입 시에 d는 8( $=16/2$ )이고 두 번째 삽입 시에 d는 16( $=16/1$ )이며 이에 따라 주소 보상 값  $C(r_k)$ 은 하기의 <수학식 12>와 같이 계산 된다.

$$\begin{aligned}
 C(r_k) &= C_8^+(r_k) + C_{16}^+(r_k) \\
 &= \left[ \frac{r_k+8-(0+1)}{8} \right] + \left[ \frac{r_k+16-(4+1)}{16} \right] \\
 &= \left[ \frac{r_k+7}{8} \right] + \left[ \frac{r_k+11}{8} \right]
 \end{aligned}$$

【수학식 12】

<108> 상기의 <수학식 12>에서  $d$ 가 8인 경우는 행렬의 마지막 열이 부호 심볼을 전혀 가지고 있지 않은 상태에서 행간 거리가 8인 2개의 부호 심볼들을 상기 마지막 열에 최초로 삽입하는 것이므로, 첫 번째 삽입되는 부호 심볼의 행 인덱스는 0고 따라서 이 때의  $r^+$ 는 0이다. 또한  $d$ 가 16인 경우는 행렬의 마지막 열이 이미 행간 거리가 8인 2개의 부호 심볼들을 가지고 있는 상태에서 1개의 부호 심볼을 추가로 삽입하는 경우인데, 여기서 추가되는 부호 심볼은 BRO 연산의 특성상 이미 삽입된 2개의 부호 심볼들 사이의 중간에 삽입되므로, 따라서 이 때의  $r^+$ 는  $4(=(0+8)/2)$ 가 된다.

<109> 다음으로 3을 4-1로 표현한 경우, 16개의 행들에 먼저 4개의 부호 심볼들을 삽입하고 삽입된 부호 심볼들 중 1개의 부호 심볼을 제거한다. 그러면 삽입 시에  $d$ 는  $4(=16/4)$ 이고 제거 시에  $d$ 는  $16(=16/1)$ 이며 이에 따라 주소 보상 값  $C(r_k)$ 는 하기의 <수학식 13>과 같이 계산된다

&lt;110&gt;

$$\begin{aligned} C(r_k) &= C_4^+(r_k) + C_{16}^-(r_k) \\ &= \left[ \frac{r_k + 4 - (0+1)}{4} \right] - \left[ \frac{r_k + 16 - (12+1)}{16} \right] \\ &= \left[ \frac{r_k + 3}{4} \right] - \left[ \frac{r_k + 3}{8} \right] \end{aligned}$$

【수학식 13】

<111> 하기의 <수학식 13>에서  $d$ 가 4인 경우 행렬의 마지막 열에 첫 번째 삽입되는 부호 심볼의 행 인덱스  $r^+$ 는 0이며,  $d$ 가 16인 경우 마지막 열에서 최초로 제거되는 부호 심볼의 행 인덱스  $r^-$ 는 12이다. 이는 BRO 연산의 특성상 마지막 열에 이미 삽입되어 있던 4개의 부호 심볼들 중 가장 마지막 행의 부호 심볼이 가장 먼저 제거되어야 하기 때문이다. 즉, 마지막 열에 이미 삽입되어 있던 부호 심볼들의 개수는 4이고 그 행간 거리는 4이므로, 마지막 행의 인덱스  $r^-$ 는  $12(=0+3\times 4)$ 이다.

<112> 상기 <수학식 12>와 상기 <수학식 13>의 연산 결과는 완전히 동일하다. 주소 보상기 (324)를 하드웨어로 구현함에 있어서,  $r_k$ 에 서로 다른 값 7과 11을 더하는 두 개의 가산기를 필요로 하는 상기 <수학식 12> 보다는,  $r_k$ 에 3을 더하는 한 개의 가산기만을 필요로 하는 상기 <수학식 13>이 구현 측면에서 보다 효율적이다.

<113> 부호화 패킷의 크기가 792, 1560, 3096, 6168, 12312인 경우에는 부호화 패킷의 크기가 408인 경우에 비해 행렬을 이루는 행의 개수가 각각 2배, 4배, 8배, 16배, 32배로 증가했을 뿐, 임시주소 생성시 고려되지 않았던 부호 심볼의 개수는 24개로 모두 동일하다. 따라서, 이들 경우에는 상기 <수학식 13>을 이용하여 비트 천이 값(bit shift)  $m$ 을 변수로 가지도록 일반화한 생성식을 사용하여 주소 보상 값을 계산할 수 있다. 하기의 <수학식 14>는  $N_{EP}=408$ , 792, 1560, 3096, 6168, 12312인 경우에 대해 적용되는 주소 보상 값 생성식을 나타낸 것이며, 앞서 언급한 <표 1>에 나타낸 바와 같이 이 때의  $m$ 은 각각 7, 8, 9, 10, 11, 12 이다.

$$\begin{aligned} <114> \quad C(r_k) &= C_{2^{m-5}}^+(r_k) + C_{2^{m-3}}^-(r_k) \\ &= \left[ \frac{r_k + 2^{m-5} - (0+1)}{2^{m-5}} \right] - \left[ \frac{r_k + 2^{m-3} - (3 \cdot 2^{m-3} + 1)}{2^{m-3}} \right] \\ &= \left[ \frac{r_k + 2^{m-5} - 1}{2^{m-5}} \right] - \left[ \frac{r_k + 2^{m-5} - 1}{2^{m-3}} \right] \end{aligned}$$

【수학식 14】

<115> 여기서 부호 심볼 인덱스  $k$ 는 0, 1, ...,  $N_{EP}-1$ 이고, 행 인덱스  $r_k$ 는 0, 1, ...,  $2^m-1$ 이다.

<116> B.  $N_{EP}=2328$ 인 경우( $R=280$ ) 주소 보상 값의 생성

<117> 부호화 패킷의 크기가 2328인 경우, 하나의 서브블록에 포함된 2328개의 부호 심볼들은 1024( $=2^{10}$ ) 개의 행들을 가지는 행렬로 구성되고, 이 행렬의 마지막 열은 임시주소 생성 시 고

려되지 않았던 280개의 부호 심볼들을 가지고 있다. 280을 2의 거듭제곱 형태로 다시 표현하면  $2^8+2^4+2^9$ 가 되므로, 상기 280개의 부호 심볼들을 상위 256개와 다음 16개와 나머지 8개로 나누어 고려하기로 한다.

<118> 즉, 상위 256개의 부호 심볼들은 행 인덱스가  $4 (=1024/256)$ 의 배수가 될 때마다 주기적으로 삽입되고, 다음 16개의 부호 심볼들은 행 인덱스가  $64 (=1024/16)$ 의 배수가 될 때마다 주기적으로 삽입되며, 나머지 8개의 부호 심볼들은 행 인덱스가  $128 (=1024/8)$ 의 배수가 될 때마다 주기적으로 삽입되므로, 결국 280개의 부호 심볼들은 행 인덱스 128을 주기로 그 삽입 패턴이 동일하다고 할 수 있다. 따라서, 1024개의 행들에 280개의 부호 심볼들을 삽입하는 것은, 매  $128 (=1024/8)$ 개의 행들마다  $35 (=280/8)$ 개의 부호 심볼들을 삽입하는 것과 동일하다고 축약 해석할 수 있다.

<119> 상기 삽입해야 할 부호 심볼들의 개수 35를 2의 거듭제곱 형태로 표현하면,  $35=32+2+1$  혹은  $35=32+4-1$ 이다. 이 두 가지 경우에 대하여 주소 보상 값을 각각 계산할 수 있을 것이나, 앞서 설명한  $R=24$ 인 경우에서와 마찬가지로 35를  $32+2+1$ 의 형태로 표현하면 주소 값 보상기의 구현 시 하나의 가산기가 더 필요하게 될 것이므로, 35를  $32+4-1$ 의 형태로 표현하는 경우에 대해서만 주소 보상 값의 생성 원리를 설명하기로 한다.

<120> 35를  $32+4-1$ 로 표현한 경우, 128개의 행들에 먼저 32개의 부호 심볼들을 삽입하고 4개의 부호 심볼들을 더 삽입한 후 1개의 부호 심볼을 제거한다. 그러면 첫 번째 삽입 시에  $d$ 는  $4 (=128/32)$ 이고 두 번째 삽입 시에  $d$ 는  $32 (=128/4)$ 이며 제거 시에  $d$ 는  $128 (=128/1)$ 이다.

<121>  $d$ 가 4인 경우는 행렬의 마지막 열이 부호 심볼을 전혀 가지고 있지 않은 상태에서 행간 거리가 4인 32개의 부호 심볼들을 상기 마지막 열에 최초로 삽입하는 것이므로, 첫 번째 삽입 되는 부호 심볼의 행 인덱스는 0이고, 따라서 이 때의  $r^+$ 은 0이다.

$d \geq 32$ 인 경우는 행렬의 마지막 열이 이미 행간 거리가 4인 32개의 부호 심볼들을 가지고 있는 상태에서 4개의 부호 심볼들을 추가로 삽입하는 경우이므로 첫 번째 삽입되는 부호 심볼은 BRO 연산의 특성상 이미 삽입된 32개의 부호 심볼들 중 처음 두 개의 부호 심볼들 사이의 중간에 삽입되므로, 따라서 이 때의  $r^+$ 는  $2(=(0+4)/2)$ 이다. 마지막으로  $d \geq 128$ 인 경우는 이미 삽입된 부호 심볼들 중 가장 큰 행 인덱스를 가지는 1개의 부호 심볼을 제거해야 하므로, 이 때 제거되는 부호 심볼은 BRO 연산의 특성상 상기 두 번째로 삽입된 4개의 부호 심볼들 중 가장 마지막 행의 부호 심볼이 되고, 따라서  $r^-$ 는  $98(=2+3 \times 32)$ 이 된다.

<122> 결과적으로 앞서 언급한 <수학식 7>과 <수학식 9>를 이용하면, 부호화 패킷의 크기가 2328인 경우에 적용되는 주소 보상 값 생성식은 하기의 <수학식 15>과 같다.

&lt;123&gt;

$$\begin{aligned} C(r_k) &= C_4^+(r_k) + C_{32}^+(r_k) + C_{128}^-(r_k) \\ &= \left[ \frac{r_k + 4 - (0+1)}{4} \right] + \left[ \frac{r_k + 32 - (2+1)}{32} \right] - \left[ \frac{r_k + 128 - (98+1)}{128} \right] \\ &= \left[ \frac{r_k + 3}{4} \right] + \left[ \frac{r_k + 29}{32} \right] - \left[ \frac{r_k + 29}{128} \right] \end{aligned}$$

【수학식 15】

&lt;124&gt;

C.  $N_{EP}=3864$ 인 경우( $R=1816$ ) 주소 보상 값의 생성

&lt;125&gt;

부호화 패킷의 크기가 3864인 경우, 하나의 서브블록에 포함된 3864개의 부호 심볼들은 2048( $=2^{11}$ )개의 행들을 가지는 행렬로 구성되고, 이 행렬의 마지막 열에서는 임시주소 생성 시 함께 고려되었던 232( $=2048-1816$ )개의 부호 심볼들이 제거되어야 한다. 232를 2의 거듭제곱 형태로 다시 표현하면  $2^7+2^6+2^5+2^3+2^1$  되므로, 상기 232개의 부호 심볼들을 128개와 64개와 32개와 8개로 나누어 고려하기로 한다.

<126> 즉, 232개의 부호 심볼들 중 마지막 8개의 부호 심볼들은 행 인덱스가 256( $=2048/8$ )의 배수가 될 때마다 주기적으로 제거되므로, 결국 232개의 부호 심볼들은 256을 주기로 그 삽입 패턴이 동일하게 된다. 따라서, 2048개의 행들에서 232개의 부호 심볼들을 제거하는 것은, 매 256개의 행들마다 29( $=232/8$ )의 부호 심볼들을 제거하는 것과 동일하다고 축약 해석할 수 있다.

<127> 상기 제거해야할 부호 심볼들의 개수 29를 2의 거듭제곱 형태로 표현하면,  $-29=-16-8-4-1$  혹은  $-29=-32+4-1$ 이다. 이들 두 가지 경우에 대하여 주소 보상 값을 각각 계산 할 수 있을 것이나,  $-29$ 를  $-16-8-4-1$ 의 형태로 표현하면 주소 값 보상기의 구현시 몇 개의 가산기들이 더 필요하게 될 것이므로,  $-29$ 를  $-32+4-1$ 의 형태로 표현하는 경우에 대해서만 주소 보상 값의 생성 원리를 설명하기로 한다.

<128>  $-29$ 를  $-32+4-1$ 로 표현한 경우, 먼저 32개의 부호 심볼들을 제거하고 다음으로 4개의 부호 심볼들을 삽입한 후 마지막으로 1개의 부호 심볼들을 제거한다. 그러면 첫 번째 제거 시에  $d$ 는  $8$ ( $=256/32$ )이고 삽입 시에  $d$ 는  $64$ ( $=256/4$ )이며 두 번째 제거 시에  $d$ 는  $256$ ( $=256/1$ )이다.

<129>  $d$ 가 8인 경우는 행렬의 마지막 열에 부호 심볼들이 완전히 채워진 상태에서 행간 거리가 8인 32개의 부호 심볼들을 상기 마지막 열에서 최초로 제거하는 것이므로, 첫 번째 제거되는 부호 심볼의 행 인덱스는 B<sub>0</sub> 연산의 특성상  $d-1$ 이며 따라서 이때의  $r^-$ 는  $7$ ( $=8-1$ )이다. 또한  $d$ 가 64인 경우는 상기 제거된 32개의 부호 심볼들 중 행간 거리가 64인 4개의 부호 심볼들을 다시 복원하는 것인데, 이 때 최초로 복원되는 부호 심볼은 B<sub>0</sub> 연산의 특성상 상기 제거된 32개의 부호 심볼들 중 가장 작은 행 인덱스를 가지는 부호 심볼이므로 이 때의  $r^+$ 도 역시  $7$ ( $=8-1$ )이 된다. 마지막으로  $d$ 가 256인 경우는 상기 복원된 4개의 부호 심볼들 중 가장 큰 행 인덱스를 가지는 1개의 부호 심볼을 다시 제거하는 것이므로, 이때의  $r^-$ 는  $199$ ( $=7+3\times64$ )가 된다.

<130> 결과적으로 앞서 언급한 <수학식 7>과 <수학식 9>를 이용하면, 부호화 패킷의 크기가 3864인 경우에 적용되는 주소 보상 값 생성식은 하기의 <수학식 16>과 같다.

&lt;131&gt;

$$\begin{aligned} C(r_k) &= C_8^-(r_k) + C_{64}^+(r_k) + C_{256}^-(r_k) \\ &= -\left[\frac{r_k+8-(7+1)}{8}\right] + \left[\frac{r_k+64-(7+1)}{64}\right] - \left[\frac{r_k+256-(199+1)}{256}\right] \\ &= -\left[\frac{r_k}{8}\right] + \left[\frac{r_k+56}{64}\right] - \left[\frac{r_k+56}{256}\right] \end{aligned}$$

【수학식 16】

<132> D.  $N_{EP}=4632$ 인 경우 ( $R=536$ ) 주소 보상 값의 생성

<133> 부호화 패킷의 크기가 4632인 경우, 하나의 서브블록에 포함된 4632개의 부호 심볼들은 2048( $=2^{11}$ ) 개의 행들을 가지는 행렬로 구성되고, 이 행렬의 마지막 열은 임시주소 생성 시 고려되지 않았던 536개의 부호 심볼들을 가지고 있다. 536을 2의 거듭제곱 형태로 다시 표현하면  $2^9+2^4+2^3$ 가 되므로, 상기 536개의 부호 심볼들을 상위 512개와 다음 16개와 나머지 8개로 나누어 고려하기로 한다.

<134> 즉, 상위 512개의 부호 심볼들은 행 인덱스가 4( $=2048/512$ )의 배수가 될 때마다 주기적으로 삽입되고, 다음 16개의 부호 심볼들은 행 인덱스가 128( $=2048/16$ )의 배수가 될 때마다 주기적으로 삽입되며, 나머지 8개의 부호 심볼들은 행 인덱스가 256( $=2048/8$ )의 배수가 될 때마다 주기적으로 삽입되므로, 결국 536개의 부호 심볼들은 행 인덱스 256을 주기로 그 삽입 패턴이 동일하다고 할 수 있다. 따라서, 2048개의 행들에 536개의 부호 심볼들을 삽입하는 것과 동일하다고 축약 해석할 수 있다.

<135> 상기 삽입해야 할 부호 심볼들의 개수 67을 2의 거듭제곱 형태로 표현하면,  $67=64+2+1$  혹은  $67=64+4-1$ 이다. 이 두 가지 경우에 대하여 주소 보상 값은 각각 계산할 수 있을 것이다, 앞서 설명한  $R=24$ 인 경우에서와 마찬가지로 67을  $64+2+1$ 의 형태로 표현하면 주소 값 보상기의 구현 시 하나의 가산기가 더 필요하게 될 것이므로, 67을  $64+4-1$ 의 형태로 표현하는 경우에 대해서만 주소 보상 값의 생성 원리를 설명하기로 한다.

<136> 67을  $64+4-1$ 로 표현한 경우, 256개의 행들에 먼저 64개의 부호 심볼들을 삽입하고 4개의 부호 심볼들을 더 삽입한 후 1개의 부호 심볼을 제거한다. 그러면 첫 번째 삽입 시에  $d$ 는  $4 (=256/64)$ 이고, 두 번째 삽입 시에  $d$ 는  $64 (=256/4)$ 이며 제거 시에  $d$ 는  $256 (=256/1)$ 이다.

<137>  $d$ 가 4인 경우는 행렬의 마지막 열이 부호 심볼을 전혀 가지고 있지 않은 상태에서 행간 거리가 4인 64개의 부호 심볼들을 상기 마지막 열에 최초로 삽입하는 것이므로, 첫 번째 삽입되는 부호 심볼의 행 인덱스는 0이고, 따라서 이 때의  $r^+$ 는 0이다.  $d$ 가 64인 경우는 행렬의 마지막 열이 이미 행간 거리가 4인 64개의 부호 심볼들을 가지고 있는 상태에서 4개의 부호 심볼들을 추가로 삽입하는 경우이므로 첫 번째 삽입되는 부호 심볼은 BRO 연산의 특성상 이미 삽입된 64개의 부호 심볼들 중 처음 두 개의 부호 심볼들 사이의 중간에 삽입되므로, 따라서 이 때의  $r^+$ 는  $2 (= (0+4)/2)$ 이다. 마지막으로  $d$ 가 256인 경우는 이미 삽입된 부호 심볼들 중 가장 큰 행 인덱스를 가지는 1개의 부호 심볼을 제거해야 하므로, 이 때 제거되는 부호 심볼은 BRO 연산의 특성상 상기 두 번째로 삽입된 4개의 부호 심볼들 중 가장 마지막 행의 부호 심볼이 되고, 따라서  $r^-$ 는  $194 (=2+3 \times 64)$ 이 된다.

<138> 결과적으로 앞서 언급한 <수학식 7>과 <수학식 9>를 이용하면, 부호화 패킷의 크기가 4632인 경우에 적용되는 주소 보상 값 생성식은 하기의 <수학식 17>과 같다.

&lt;139&gt;

$$\begin{aligned}
 C(r_k) &= C_4^+(r_k) + C_{64}^+(r_k) + C_{256}^-(r_k) \\
 &= \left[ \frac{r_k+4-(0+1)}{4} \right] + \left[ \frac{r_k+64-(2+1)}{64} \right] - \left[ \frac{r_k+256-(194+1)}{256} \right] \\
 &= \left[ \frac{r_k+3}{4} \right] + \left[ \frac{r_k+61}{64} \right] - \left[ \frac{r_k+61}{256} \right]
 \end{aligned}$$

【수학식 17】

&lt;140&gt;

E.  $N_{EP}=9240$ 인 경우 ( $R=1048$ ) 주소 보상 값의 생성

&lt;141&gt;

부호화 패킷의 크기가 9240인 경우, 하나의 서브블록에 포함된 9240개의 부호 심볼들은 4096( $=2^{12}$ ) 개의 행들을 가지는 행렬로 구성되고, 이 행렬의 마지막 열은 임시주소 생성 시 고려되지 않았던 1048개의 부호 심볼들을 가지고 있다. 1048을 2의 거듭제곱 형태로 다시 표현하면  $2^{10}+2^4+2^3$ 가 되므로, 상기 1048개의 부호 심볼들을 상위 1024개와 다음 16개와 나머지 8개로 나누어 고려하기로 한다.

&lt;142&gt;

즉, 상위 1024개의 부호 심볼들은 행 인덱스가 4( $=4096/1024$ )의 배수가 될 때마다 주기적으로 삽입되고, 다음 16개의 부호 심볼들은 행 인덱스가 256( $=4096/16$ )의 배수가 될 때마다 주기적으로 삽입되며, 나머지 8개의 부호 심볼들은 행 인덱스가 512( $=4096/8$ )의 배수가 될 때마다 주기적으로 삽입되므로, 결국 1048개의 부호 심볼들은 행 인덱스 512를 주기로 그 삽입 패턴이 동일하다고 할 수 있다. 따라서, 4096개의 행들에 1048개의 부호 심볼들을 삽입하는 것은, 매 512( $=4096/8$ )개의 행들마다 131( $=1048/8$ )개의 부호 심볼들을 삽입하는 것과 동일하다고 축약 해석할 수 있다.

&lt;143&gt;

상기 삽입해야 할 부호 심볼들의 개수 131을 2의 거듭제곱 형태로 표현하면,  $131=128+2+1$  혹은  $131=128+4-1$ 이다. 이 두 가지 경우에 대하여 주소 보상 값을 각각 계산할 수 있을 것이나, 앞서 설명한  $R=24$ 인 경우에서와 마찬가지로 131을  $128+2+1$ 의 형태로 표현하면

주소 값 보상기의 구현 시 하나의 가산기가 더 필요하게 될 것이므로, 131을 128+4-1의 형태로 표현하는 경우에 대해서만 주소 보상 값의 생성 원리를 설명하기로 한다.

<144> 131을 128+4-1로 표현한 경우, 512개의 행들에 먼저 128개의 부호 심볼들을 삽입하고 4개의 부호 심볼들을 더 삽입한 후 1개의 부호 심볼을 제거한다. 그러면 첫 번째 삽입 시에  $d$ 는 4( $=512/128$ )이고, 두 번째 삽입 시에  $d$ 는 128( $=512/4$ )이며, 제거 시에  $d$ 는 512( $=512/1$ )이다.

<145>  $d$ 가 4인 경우는 행렬의 마지막 열이 부호 심볼을 전혀 가지고 있지 않은 상태에서 행간 거리가 4인 128개의 부호 심볼들을 상기 마지막 열에 최초로 삽입하는 것이므로, 첫 번째 삽입되는 부호 심볼의 행 인덱스는 0이고, 따라서 이 때의  $r^+$ 는 0이다.  $d$ 가 128인 경우는 행렬의 마지막 열이 이미 행간 거리가 4인 128개의 부호 심볼들을 가지고 있는 상태에서 4개의 부호 심볼들을 추가로 삽입하는 경우이므로 첫 번째 삽입되는 부호 심볼은 BRO 연산의 특성상 이미 삽입된 128개의 부호 심볼들 중 처음 두 개의 부호 심볼들 사이의 중간에 삽입되므로, 따라서 이 때의  $r^+$ 는 2( $=(0+4)/2$ )이다. 마지막으로  $d$ 가 512인 경우는 이미 삽입된 부호 심볼들 중 가장 큰 행 인덱스를 가지는 1개의 부호 심볼을 제거해야 하므로, 이 때 제거되는 부호 심볼은 BRO 연산의 특성상 상기 두 번째로 삽입된 4개의 부호 심볼들 중 가장 마지막 행의 부호 심볼이 되고, 따라서  $r^-$ 는 386( $=2+3\times128$ )이 된다.

<146> 결과적으로 앞서 언급한 <수학식 7>과 <수학식 9>를 이용하면, 부호화 패킷의 크기가 9240인 경우에 적용되는 주소 보상 값 생성식은 하기의 <수학식 18>과 같다.

$$\begin{aligned}
 C(r_k) &= C_4^+(r_k) + C_{128}^+(r_k) + C_{512}^-(r_k) \\
 &= \left[ \frac{r_k + 4 - (0 + 1)}{4} \right] + \left[ \frac{r_k + 128 - (2 + 1)}{128} \right] - \left[ \frac{r_k + 512 - (386 + 1)}{512} \right] \\
 &= \left[ \frac{r_k + 3}{4} \right] + \left[ \frac{r_k + 125}{128} \right] - \left[ \frac{r_k + 125}{512} \right]
 \end{aligned}$$

【수학식 18】

<148> F.  $N_{EP}=15384$ 인 경우 ( $R=7192$ ) 주소 보상 값의 생성

<149> 부호화 패킷의 크기가 15384인 경우, 하나의 서브블록에 포함된 15384개의 부호 심볼들은  $8192 (=2^{13})$ 개의 행들을 가지는 행렬로 구성되고, 이 행렬의 마지막 열에서는 임시주소 생성 시 함께 고려되었던 1000( $=8192-7192$ )개의 부호 심볼들이 제거되어야 한다. 1000을 2의 거듭 제곱 형태로 다시 표현하면  $2^9+2^8+2^7+2^6+2^5+2^3$ 이 되므로, 상기 1000개의 부호 심볼들을 512개와 256개와 128개와 64개와 32개와 8개로 나누어 고려하기로 한다.

<150> 즉, 1000개의 부호 심볼들 중 마지막 8개의 부호 심볼들은 행 인덱스가 1024( $=8192/8$ )의 배수가 될 때마다 주기적으로 제거되므로, 결국 1000개의 부호 심볼들은 1024를 주기로 그 삽입 패턴이 동일하게 된다. 따라서, 8192개의 행들에서 1000개의 부호 심볼들을 제거하는 것은, 매 1024개의 행들마다 125( $=1000/8$ )의 부호 심볼들을 제거하는 것과 동일하다고 축약 해석할 수 있다.

<151> 상기 제거해야 할 부호 심볼들의 개수 125를 2의 거듭제곱 형태로 표현하면,  $-125=-64-32-16-8-4-1$  혹은  $-125=-128+4-1$ 이다. 이들 두 가지 경우에 대하여 주소 보상 값을 각각 계산할 수 있을 것이나, -125를  $-64-32-16-8-4-1$ 의 형태로 표현하면 주소 값 보상기의 구현 시 몇 개의 가산기들이 더 필요하게 될 것이므로, -125를  $-128+4-1$ 의 형태로 표현하는 경우에 대해서만 주소 보상 값의 생성 원리를 설명하기로 한다.

<152> -125를  $-128+4-1$ 로 표현한 경우, 먼저 128개의 부호 심볼들을 제거하고 다음으로 4개의 부호 심볼들을 삽입한 후 마지막으로 1개의 부호 심볼들을 제거한다. 그러면 첫 번째 제거 시

에  $d$ 는 8( $=1024/128$ )이고 삽입시에  $d$ 는 256( $=1024/4$ )이며 두 번째 제거 시에  $d$ 는 1024( $=1024/1$ )이다.

<153>  $d$ 가 8인 경우는 행렬의 마지막 열에 부호 심볼들이 완전히 채워진 상태에서 행간 거리가 8인 128개의 부호 심볼들을 상기 마지막 열에서 최초로 제거하는 것이므로, 첫 번째 제거되는 부호 심볼의 행 인덱스는 BRO 연산의 특성상  $d-1$ 이며 따라서 이때의  $r^-$ 는 7( $=8-1$ )이다. 또한  $d$ 가 256인 경우는 상기 제거된 128개의 부호 심볼들 중 행간 거리가 256인 4개의 부호 심볼들을 다시 복원하는 것인데, 이 때 최초로 복원되는 부호 심볼은 BRO 연산의 특성상 상기 제거된 128개의 부호 심볼들 중 가장 작은 행 인덱스를 가지는 부호 심볼이므로 이 때의  $r^+$ 도 역시 7( $=8-1$ )이 된다. 마지막으로  $d$ 가 1024인 경우는 상기 복원된 4개의 부호 심볼들 중 가장 큰 행 인덱스를 가지는 1개의 부호 심볼을 다시 제거하는 것이므로, 이때의  $r^-$ 는 775( $=7+3 \times 256$ )가 된다.

<154> 결과적으로 앞서 언급한 <수학식 7>과 <수학식 9>를 이용하면, 부호화 패킷의 크기가 15384인 경우에 적용되는 주소 보상 값 생성식은 하기의 <수학식 19>와 같다.

$$\begin{aligned} C(r_k) &= C_8^-(r_k) + C_{256}^+(r_k) + C_{1024}^-(r_k) \\ &= -\left[\frac{r_k+8-(7+1)}{8}\right] + \left[\frac{r_k+256-(7+1)}{256}\right] - \left[\frac{r_k+1024-(775+1)}{1024}\right] \\ &= -\left[\frac{r_k}{8}\right] + \left[\frac{r_k+248}{256}\right] - \left[\frac{r_k+248}{1024}\right] \end{aligned}$$

【수학식 19】

<156> 이상에서 상세히 설명한 바와 같이 1xEV-DV 표준을 지원하는 단말기에서 순방향 패킷 데이터 트래픽에 대한 서브블록 디인터리빙은, 임시주소 생성기(322)가 <수학식 5>와 <수학식 6>에 따라 임시주소를 생성하면, 주소 보상기(324)는 <수학식 14>, <수학식 15>, <수학식

16>, <수학식 17>, <수학식 18>, <수학식 19> 중 하나를 이용하여 주소 보상 값을 생성하고, 가산기(326)는 <수학식 4>를 계산하여 최종 읽기 주소를 생성함으로써 수행된다.

<157> 즉, <수학식 6>과 부호화 패킷의 크기에 따라 선택된 <수학식 14>, <수학식 15>, <수학식 16>, <수학식 17>, <수학식 18>, <수학식 19>를 <수학식 4>에 대입하여 정리하면, 하기의 <수학식 20>, <수학식 21>, <수학식 22>, <수학식 23>, <수학식 24>, <수학식 25>를 얻을 수 있다. <수학식 20>은 부호화 패킷의 크기가  $408(n=7)$ ,  $792(n=8)$ ,  $1560(n=9)$ ,  $3096(n=10)$ ,  $6168(n=11)$ ,  $12312(n=12)$ 인 경우, <수학식 21>은 부호화 패킷의 크기가 2328인 경우, <수학식 22>는 부호화 패킷의 크기가 3864인 경우, <수학식 23>은 부호화 패킷의 크기가 4632인 경우, <수학식 24>는 부호화 패킷의 크기가 9240인 경우, <수학식 25>는 부호화 패킷의 크기가 15384인 경우 각각에 대한 입력버퍼(310)의 읽기 주소 생성식이다.

$$\begin{aligned} <158> \quad A_k &= IA_k + C(r_k) \\ &= (J-1) \cdot BRO_m(k \bmod 2^m) + [k/2^m] \\ &\quad + \left[ \frac{BRO_m(k \bmod 2^m) + 2^{m-5} - 1}{2^{m-5}} \right] - \left[ \frac{BRO_m(k \bmod 2^m) + 2^{m-5} - 1}{2^{m-3}} \right] \end{aligned}$$

【수학식 20】

&lt;159&gt;

$$\begin{aligned} A_k &= IA_k + C(r_k) \\ &= 2 \cdot BRO_{10}(k \bmod 2^{10}) + \left[ \frac{k}{2^{10}} \right] \\ &\quad + \left[ \frac{BRO_{10}(k \bmod 2^{10}) + 3}{4} \right] \\ &\quad + \left[ \frac{BRO_{10}(k \bmod 2^{10}) + 29}{32} \right] - \left[ \frac{BRO_{10}(k \bmod 2^{10}) + 29}{128} \right] \end{aligned}$$

【수학식 21】

&lt;160&gt;

$$\begin{aligned}
 A_k &= IA_k + C(r_k) \\
 &= 2 \cdot BRO_{11}(k \bmod 2^{11}) + \left[ \frac{k}{2^{11}} \right] \\
 &\quad - \left[ \frac{BRO_{11}(k \bmod 2^{11})}{8} \right] \\
 &\quad + \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 56}{64} \right] - \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 56}{256} \right]
 \end{aligned}$$

【수학식 22】

&lt;161&gt;

$$\begin{aligned}
 A_k &= IA_k + C(r_k) \\
 &= 2 \cdot BRO_{11}(k \bmod 2^{11}) + \left[ \frac{k}{2^{11}} \right] \\
 &\quad + \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 3}{4} \right] \\
 &\quad + \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 61}{64} \right] - \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 61}{64} \right]
 \end{aligned}$$

【수학식 23】

&lt;162&gt;

$$\begin{aligned}
 A_k &= IA_k + C(r_k) \\
 &= 2 \cdot BRO_{12}(k \bmod 2^{12}) + \left[ \frac{k}{2^{12}} \right] \\
 &\quad + \left[ \frac{BRO_{12}(k \bmod 2^{12}) + 3}{4} \right] \\
 &\quad + \left[ \frac{BRO_{12}(k \bmod 2^{12}) + 125}{128} \right] - \left[ \frac{BRO_{12}(k \bmod 2^{12}) + 125}{512} \right]
 \end{aligned}$$

【수학식 24】

&lt;163&gt;

$$\begin{aligned}
 A_k &= IA_k + C(r_k) \\
 &= 2 \cdot BRO_{13}(k \bmod 2^{13}) + \left[ \frac{k}{2^{13}} \right] \\
 &\quad - \left[ \frac{BRO_{13}(k \bmod 2^{13})}{8} \right] \\
 &\quad + \left[ \frac{BRO_{13}(k \bmod 2^{13}) + 248}{256} \right] - \left[ \frac{BRO_{13}(k \bmod 2^{13}) + 248}{1024} \right]
 \end{aligned}$$

【수학식 25】

&lt;164&gt;

도 10은 본 발명에 따라 입력버퍼(310)를 위한 읽기 주소를 생성하는 디인터리빙 주소

발생기(320)에서 부호화 패킷의 크기가 408( $m=7$ ), 792( $m=8$ ), 1560( $m=9$ ), 3096( $m=10$ ), 6168( $m$

=11), 12312( $m=12$ )이고 J는 4인 경우, 읽기 주소를 발생하기 위한 상세 구성을 나타낸 것으로  
서, <수학식 20>을 하드웨어 장치로 구현한 것이다.

<165>      도시한 바와 같이, 채널 복호기(330)로부터 입력받고자 하는 부호 심볼 인덱스  $k$ 가 임시  
주소 생성기(322a)로 입력되면, 제산기(400)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나누어 가산  
기(406)로 제공하고, BR0 연산기(402)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나눈 나머지를  $m$ 비  
트 단위로 비트 역전환하여 상기 부호 심볼 인덱스  $k$ 에 대한 행 인덱스  $r_k$ 를 계산한다.  
승산기(404)는 상기 행 인덱스  $r_k$ 에 3( $=J-1$ )을 곱하여 상기 가산기(406)로 제공한다. 그러면  
가산기(406)는 상기 제산기(400)의 출력  $k/2^m$ 에 상기 승산기의 출력  $3r_k$ 를 더하여 임시주소  
 $IA_k$ 을 계산한다.

<166>      상기 행 인덱스  $r_k$ 가 주소 보상기(324a)로 입력되면, 가산기(410)는 상기 행 인덱스  $r_k$ 에  
 $2^{m-5}-1$ 을 더하여 제산기들(412, 414)로 제공한다. 제산기(412)는 상기 가산기(410)의 출력  $(r_k  
+2^{m-5}-1)$ 을  $2^{m-5}$ 로 나누며, 제산기(414)는 상기 가산기(410)의 출력  $(r_k+2^{m-5}-1)$ 을  $2^{m-3}$ 으로 나  
눈다. 가산기(416)는 상기 제산기(412)의 출력에서 상기 제산기(414)의 출력을 빼서 주소 보상  
값  $C(r_k)$ 을 계산한다. 가산기(326)는 상기 임시주소  $IA_k$ 에 상기 주소 보상 값  $C(r_k)$ 을 더하여  
최종적으로 읽기 주소  $A_k$ 를 계산한다.

<167>      도 11은 본 발명에 따라 입력버퍼(310)를 위한 읽기 주소를 생성하는 디인터리빙 주소  
발생기(320)에서 부호화 패킷의 크기가 2328( $m=10$ ,  $J=3$ )인 경우, 읽기 주소를 발생하기 위한  
상세 구성을 나타낸 것으로서, <수학식 21>을 하드웨어 장치로 구현한 것이다.

<168>      도시한 바와 같이, 채널 복호기(330)로부터 입력받고자 하는 부호 심볼 인덱스  $k$ 가 임시  
주소 생성기(322b)로 입력되면, 제산기(420)는 상기 부호 심볼 인덱스

$k$ 를  $2^m$ 으로 나누어 가산기(426)로 제공하고, BR0 연산기(422)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나눈 나머지를  $m$ 비트 단위로 비트 역전환하여 상기 부호 심볼 인덱스  $k$ 에 대한 행 인덱스  $r_k$ 를 계산한다. 승산기(424)는 상기 행 인덱스  $r_k$ 에  $2 (=J-1)$ 을 곱하여 상기 가산기(426)로 제공한다. 그러면 가산기(426)는 상기 제산기(420)의 출력  $k/2^m$ 에 상기 승산기의 출력  $3r_k$ 를 더하여 임시주소  $IA_k$ 을 계산한다.

<169> 상기 행 인덱스  $r_k$ 가 주소 보상기(324b)로 입력되면, 가산기(430)는 상기 행 인덱스  $r_k$ 에 3을 더하고, 제산기(434)는 상기 가산기(430)의 출력  $(r_k+3)$ 을 4로 나누어 출력한다. 또한 가산기(432)는 상기 행 인덱스  $r_k$ 에 29를 더하고, 제산기(436)는 상기 가산기(432)의 출력  $(r_k+29)$ 을 32로 나누어 출력하며, 제산기(438)는 상기 가산기(432)의 출력  $(r_k+29)$ 을 128로 나누어 출력한다. 가산기(440)는 상기 제산기(434)의 출력에 상기 제산기(436)의 출력을 더하고 상기 제산기(438)의 출력을 빼서 주소 보상 값  $C(r_k)$ 를 계산한다. 가산기(326)는 상기 임시주소  $IA_k$ 에 상기 주소 보상 값  $C(r_k)$ 를 더하여 최종적으로 읽기 주소  $A_k$ 를 계산한다.

<170> 도 12는 본 발명에 따라 입력버퍼(310)를 위한 읽기 주소를 생성하는 디인터리빙 주소 발생기(320)에서 부호화 패킷의 크기가 3864( $m=11$ ,  $J=2$ )인 경우, 읽기 주소를 발생하기 위한 상세 구성을 나타낸 것으로서, <수학식 22>를 하드웨어 장치로 구현한 것이다.

<171> 도시한 바와 같이, 채널 복호기(330)로부터 입력받고자 하는 부호 심볼 인덱스  $k$ 가 임시 주소 생성기(322c)로 입력되면, 제산기(450)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나누어 가산기(456)로 제공하고, BR0 연산기(452)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나눈 나머지를  $m$ 비트 단위로 비트 역전환하여 상기 부호 심볼 인덱스  $k$ 에 대한 행 인덱스  $r_k$ 를 계산한다. 승산기(454)는 상기 행 인덱스

$r_k$ 에  $2(=J)$ 을 곱하여 상기 가산기(456)로 제공한다. 그러면 가산기(456)는 상기 제산기(450)의 출력  $k/2^m$ 에 상기 승산기의 출력  $2r_k$ 를 더하여 임시주소  $IA_k$ 을 계산한다.

<172>      상기 행 인덱스  $r_k$ 가 주소 보상기(324c)로 입력되면, 제산기(462)는 상기 행 인덱스  $r_k$ 를 8로 나누고, 가산기(460)는 상기 행 인덱스  $r_k$ 에 56을 더하여 출력한다. 제산기(464)는 상기 가산기(460)의 출력  $(r_k+56)$ 을 64로 나누고, 제산기(466)는 상기 가산기(460)의 출력  $(r_k+56)$ 을 256으로 나누어 출력한다. 가산기(468)는 상기 제산기(464)의 출력에서 상기 제산기(462)의 출력과 상기 제산기(466)의 출력을 빼서 주소 보상 값  $C(r_k)$ 을 계산한다. 가산기(326)는 상기 임시주소  $IA_k$ 에 상기 주소 보상 값  $C(r_k)$ 을 더하여 최종적으로 읽기 주소  $A_k$ 를 계산한다.

<173>      도 13은 본 발명에 따라 입력버퍼(310)를 위한 읽기 주소를 생성하는 디인터리빙 주소 발생기(320)에서 부호화 패킷의 크기가 4632( $m=11$ ,  $J=3$ )인 경우, 읽기 주소를 발생하기 위한 상세 구성을 나타낸 것으로서, <수학식 23>을 하드웨어 장치로 구현한 것이다.

<174>      도시한 바와 같이, 채널 복호기(330)로부터 입력받고자 하는 부호 심볼 인덱스  $k$ 가 임시 주소 생성기(322d)로 입력되면, 제산기(470)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나누어 가산기(476)로 제공하고, BRO 연산기(472)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나눈 나머지를  $m$ 비트 단위로 비트 역전환하여 상기 부호 심볼 인덱스  $k$ 에 대한 행 인덱스  $r_k$ 를 계산한다. 승산기(474)는 상기 행 인덱스  $r_k$ 에  $2(=J-1)$ 을 곱하여 상기 가산기(476)로 제공한다. 그러면 가산기(476)는 상기 제산기(472)의 출력  $k/2^m$ 에 상기 승산기의 출력  $2r_k$ 를 더하여 임시주소  $IA_k$ 을 계산한다.

<175>      상기 행 인덱스

$r_k$ 가 주소 보상기(324d)로 입력되면, 가산기(480)는 상기 행 인덱스  $r_k$ 에 3을 더하고, 제산기(484)는 상기 가산기(480)의 출력 ( $r_k+3$ )을 4로 나누어 출력한다. 또한 가산기(482)는 상기 행 인덱스  $r_k$ 에 61을 더하고, 제산기(490)는 상기 가산기(482)의 출력 ( $r_k+61$ )을 64로 나누어 출력하며, 제산기(492)는 상기 가산기(482)의 출력 ( $r_k+61$ )을 256으로 나누어 출력한다. 가산기(494)는 상기 제산기(484)의 출력에 상기 제산기(490)의 출력을 더하고 상기 제산기(492)의 출력을 빼서 주소 보상 값  $C(r_k)$ 를 계산한다. 가산기(494)는 상기 임시주소  $IA_k$ 에 상기 주소 보상 값  $C(r_k)$ 를 더하여 최종적으로 읽기 주소  $A_k$ 를 계산한다.

<176>      도 14는 본 발명에 따라 입력버퍼(310)를 위한 읽기 주소를 생성하는 디인터리빙 주소 발생기(320)에서 부호화 패킷의 크기가 9240( $m=12$ ,  $J=3$ )인 경우, 읽기 주소를 발생하기 위한 상세 구성을 나타낸 것으로서, <수학식 24>를 하드웨어 장치로 구현한 것이다.

<177>      도시한 바와 같이, 채널 복호기(330)로부터 입력받고자 하는 부호 심볼 인덱스  $k$ 가 임시 주소 생성기(322e)로 입력되면, 제산기(500)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나누어 가산기(506)로 제공하고, BRO 연산기(502)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나눈 나머지를  $m$ 비트 단위로 비트 역전환하여 상기 부호 심볼 인덱스  $k$ 에 대한 행 인덱스  $r_k$ 를 계산한다. 승산기(504)는 상기 행 인덱스  $r_k$ 에  $2 (=J-1)$ 를 곱하여 상기 가산기(506)로 제공한다. 그러면 가산기(506)는 상기 제산기(502)의 출력  $k/2^m$ 에 상기 승산기의 출력  $2r_k$ 를 더하여 임시주소  $IA_k$ 를 계산한다.

<178>      상기 행 인덱스  $r_k$ 가 주소 보상기(324e)로 입력되면, 가산기(430)는 상기 행 인덱스  $r_k$ 에 3을 더하고, 제산기(434)는 상기 가산기(510)의 출력 ( $r_k+3$ )을 4로 나누어 출력한다. 또한 가산기(512)는 상기 행 인덱스  $r_k$ 에 125를 더하고, 제산기(516)는 상기 가산기(432)의 출력 ( $r_k$

$+125)$ 을 128로 나누어 출력하며, 제산기(518)는 상기 가산기(512)의 출력  $(r_k+125)$ 을 512로 나누어 출력한다. 가산기(520)는 상기 제산기(514)의 출력에 상기 제산기(514)의 출력을 더하고 상기 제산기(516)의 출력을 빼서 주소 보상 값  $C(r_k)$ 를 계산한다. 가산기(326)는 상기 임시주소  $IA_k$ 에 상기 주소 보상 값  $C(r_k)$ 를 더하여 최종적으로 읽기 주소  $A_k$ 를 계산한다.

<179>      도 15는 본 발명에 따라 입력버퍼(310)를 위한 읽기 주소를 생성하는 디인터리빙 주소 발생기(320)에서 부호화 패킷의 크기가 15384( $m=13$ ,  $J=2$ )인 경우, 읽기 주소를 발생하기 위한 상세 구성을 나타낸 것으로서, <수학식 25>를 하드웨어 장치로 구현한 것이다.

<180>      도시한 바와 같이, 채널 복호기(330)로부터 입력받고자 하는 부호 심볼 인덱스  $k$ 가 임시 주소 생성기(322f)로 입력되면, 제산기(530)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나누어 가산기(506)로 제공하고, BR0 연산기(532)는 상기 부호 심볼 인덱스  $k$ 를  $2^m$ 으로 나눈 나머지를  $m$ 비트 단위로 비트 역전환하여 상기 부호 심볼 인덱스  $k$ 에 대한 행 인덱스  $r_k$ 를 계산한다. 승산기(534)는 상기 행 인덱스  $r_k$ 에  $2 (=J)$ 을 곱하여 상기 가산기(536)로 제공한다. 그러면 가산기(536)는 상기 제산기(532)의 출력  $k/2^m$ 에 상기 승산기의 출력  $2r_k$ 를 더하여 임시주소  $IA_k$ 를 계산한다.

<181>      상기 행 인덱스  $r_k$ 가 주소 보상기(324f)로 입력되면, 제산기(542)는 상기 행 인덱스  $r_k$ 를 8로 나누고, 가산기(540)는 상기 행 인덱스  $r_k$ 에 248을 더하여 출력한다. 제산기(544)는 상기 가산기(540)의 출력  $(r_k+248)$ 을 256으로 나누고, 제산기(546)는 상기 가산기(540)의 출력  $(r_k+248)$ 을 1024로 나누어 출력한다. 가산기(548)는 상기 제산기(544)의 출력에서 상기 제산기(542)의 출력과 상기 제산기(546)의 출력을 빼서 주소 보상 값  $C(r_k)$ 를 계산한다. 가산기(326)

는 상기 임시주소  $IA_k$ 에 상기 주소 보상 값  $C(r_k)$ 를 더하여 최종적으로 읽기 주소  $A_k$ 를 계산한다.

<182> 한편 본 발명의 상세한 설명에서는 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시 예에 국한되지 않으며, 후술되는 특허청구의 범위뿐만 아니라 이 특허청구의 범위와 균등한 것들에 의해 정해져야 한다.

### 【발명의 효과】

<183> 이상에서 상세히 설명한 바와 같이 동작하는 본 발명에 있어서, 개시되는 발명중 대표적인 것에 의하여 얻어지는 효과를 간단히 설명하면 다음과 같다.

<184> 본 발명은, 1xEV-DV 표준에 규정된 디인터리빙 규칙을 사용하는 통신 시스템에서 인터리빙된 데이터의 열을 고속으로 디인터리빙하여 원래의 부호화 패킷을 복구할 수 있다. 특히 본 발명은 수신된 부호 심볼들의 서브블록들을 메모리에 저장하고, 디인터리빙 규칙에 따라 생성된 읽기 주소에 따라 부호 심볼들을 읽어내어 복호기로 제공함으로써 필요한 메모리의 개수를 최소화하고, 읽기 주소를 계산하는데 필요한 하드웨어 소자의 개수를 최소화하여 수신기의 소형화, 저전력화를 가능하게 한다. 또한 본 발명은 각각의 서브블록별로 디인터리빙을 수행하기 때문에 복호기에서 복수의 서브블록들을 동시에 복호함으로써 복호속도를 더욱 향상시킬 수 있으므로 고속 데이터 통신을 가능하게 한다는 효과가 있다.

**【특허청구범위】****【청구항 1】**

인터리빙된 순서대로 버퍼에 저장된 한 서브블록의 부호 심볼들을 디인터리빙된 순서대로 읽어내어 채널 복호기로 입력하는 방법에 있어서, 여기서 상기 부호 심볼들의 인터리빙은 특정 규칙에 따라 상기 부호 심볼들을 상기 서브블록의 크기에 따라 미리 정해지는 개수의 행과 열을 가지는 행렬의 형태로 저장한 후 이를 읽어내는 과정으로서,

상기 행렬의 마지막 열을 고려하지 않고, 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 임시주소를 생성하는 과정과,

상기 행렬의 마지막 열을 고려하여 상기 임시주소를 보상하기 위한 주소 보상 값을 계산하는 과정과,

상기 임시주소에 상기 주소 보상 값을 더하여, 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 읽기 주소를 생성하는 과정을 포함하는 것을 특징으로 하는 상기 방법.

**【청구항 2】**

제 1 항에 있어서, 상기 임시주소를 생성하는 과정은,

상기 마지막 열이 절반 이상의 부호 심볼들을 가지지 않는 경우 상기 마지막 열을 생략하여 상기 임시주소를 생성하고, 상기 마지막 열이 절반 이상의 부호 심볼들을 가지는 경우 상기 마지막 열을 포함하여 상기 임시주소를 생성하는 것을 특징으로 하는 상기 방법.

### 【청구항 3】

제 2 항에 있어서, 상기 주소 보상 값을 계산하는 과정은,

상기 주소 보상 값을 0으로 설정하고, 상기 마지막 열이 절반 이상의 부호 심볼들을 가지지 않는 경우 상기 마지막 열에서 부호 심볼이 나타날 때마다 상기 주소 보상 값을 1씩 증가시키며, 상기 마지막 열이 절반 이상의 부호 심볼들을 가지는 경우 상기 마지막 열에서 부호 심볼을 생략할 때마다 상기 주소 보상 값을 1씩 감소시키는 것을 특징으로 하는 상기 방법.

### 【청구항 4】

제 1 항에 있어서, 상기 서브블록의 크기가 408인 경우, 상기 읽기 주소는 하기의 <수학식 26>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 3 \cdot BRO_7(k \bmod 128) + [k/128] \\ + \left[ \frac{BRO_7(k \bmod 128) + 3}{4} \right] - \left[ \frac{BRO_7(k \bmod 128) + 3}{16} \right]$$

### 【수학식 26】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며,  $BRO$ 는 비트 역전환(Bit Reversal Ordering) 연산을 의미하고  $\bmod$ 는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

### 【청구항 5】

제 1 항에 있어서, 상기 서브블록의 크기가 792인 경우, 상기 읽기 주소는 하기의 <수학식 27>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 3 \cdot BRO_8(k \bmod 256) + [k/256] \\ + \left[ \frac{BRO_8(k \bmod 256) + 7}{8} \right] - \left[ \frac{BRO_8(k \bmod 256) + 7}{32} \right]$$

## 【수학식 27】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며,  $BRO$ 는 비트 역전환 연산을 의미하고  $\bmod$ 는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

## 【청구항 6】

제 1 항에 있어서, 상기 서브블록의 크기가 1560인 경우, 상기 읽기 주소는 하기의 <수학식 28>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 3 \cdot BRO_9(k \bmod 512) + [k/512] \\ + \left[ \frac{BRO_9(k \bmod 512) + 15}{16} \right] - \left[ \frac{BRO_9(k \bmod 512) + 15}{64} \right]$$

## 【수학식 28】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며,  $BRO$ 는 비트 역전환 연산을 의미하고  $\bmod$ 는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

## 【청구항 7】

제 1 항에 있어서, 상기 서브블록의 크기가 3096인 경우, 상기 읽기 주소는 하기의 <수학식 29>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 3 \cdot BRO_{10}(k \bmod 1024) + [k/1024] \\ + \left[ \frac{BRO_{10}(k \bmod 1024) + 31}{32} \right] - \left[ \frac{BRO_{10}(k \bmod 1024) + 31}{128} \right]$$

【수학식 29】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며,  $BRO$ 는 비트 역전환 연산을 의미하고  $\bmod$ 는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

【청구항 8】

제 1 항에 있어서, 상기 서브블록의 크기가 6168인 경우, 상기 읽기 주소는 하기의 <수학식 30>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 3 \cdot BRO_{11}(k \bmod 2048) + [k/2048] \\ + \left[ \frac{BRO_{11}(k \bmod 2048) + 63}{64} \right] - \left[ \frac{BRO_{11}(k \bmod 2048) + 63}{256} \right]$$

【수학식 30】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며,  $BRO$ 는 비트 역전환 연산을 의미하고  $\bmod$ 는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

【청구항 9】

제 1 항에 있어서, 상기 서브블록의 크기가 12312인 경우, 상기 읽기 주소는 하기의 <수학식 31>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 3 \cdot BRO_{12}(k \bmod 4096) + [k/4096] \\ + \left[ \frac{BRO_{12}(k \bmod 4096) + 127}{128} \right] - \left[ \frac{BRO_{12}(k \bmod 4096) + 127}{512} \right]$$

## 【수학식 31】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며, BRO는 비트 역전환 연산을 의미하고 mod는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

## 【청구항 10】

제 1 항에 있어서, 상기 서브블록의 크기가 2328인 경우, 상기 읽기 주소는 하기의 <수학식 32>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 2 \cdot BRO_{10}(k \bmod 2^{10}) + \left[ \frac{k}{2^{10}} \right] + \left[ \frac{BRO_{10}(k \bmod 2^{10}) + 3}{4} \right] \\ + \left[ \frac{BRO_{10}(k \bmod 2^{10}) + 29}{32} \right] - \left[ \frac{BRO_{10}(k \bmod 2^{10}) + 29}{128} \right]$$

## 【수학식 32】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며, BRO는 비트 역전환 연산을 의미하고 mod는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

## 【청구항 11】

제 1 항에 있어서, 상기 서브블록의 크기가 3864인 경우, 상기 읽기 주소는 하기의 <수학식 33>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 2 \cdot BRO_{11}(k \bmod 2^{11}) + \left[ \frac{k}{2^{11}} \right] - \left[ \frac{BRO_{11}(k \bmod 2^{11})}{8} \right] \\ + \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 56}{64} \right] - \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 56}{256} \right]$$

## 【수학식 33】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며,  $BRO$ 는 비트 역전환 연산을 의미하고  $\bmod$ 는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

## 【청구항 12】

제 1 항에 있어서, 상기 서브블록의 크기가 4632인 경우, 상기 읽기 주소는 하기의 <수학식 34>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 2 \cdot BRO_{11}(k \bmod 2^{11}) + \left[ \frac{k}{2^{11}} \right] + \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 3}{4} \right] \\ + \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 61}{64} \right] - \left[ \frac{BRO_{11}(k \bmod 2^{11}) + 61}{256} \right]$$

## 【수학식 34】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며,  $BRO$ 는 비트 역전환 연산을 의미하고  $\bmod$ 는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

## 【청구항 13】

제 1 항에 있어서, 상기 서브블록의 크기가 9240인 경우, 상기 읽기 주소는 하기의 <수학식 35>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 2 \cdot BRO_{12}(k \bmod 2^{12}) + \left[ \frac{k}{2^{12}} \right] + \left[ \frac{BRO_{12}(k \bmod 2^{12}) + 3}{4} \right] \\ + \left[ \frac{BRO_{12}(k \bmod 2^{12}) + 125}{128} \right] - \left[ \frac{BRO_{12}(k \bmod 2^{12}) + 125}{512} \right]$$

## 【수학식 35】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며, BRO는 비트 역전환 연산을 의미하고 mod는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

## 【청구항 14】

제 1 항에 있어서, 상기 서브블록의 크기가 15384인 경우, 상기 읽기 주소는 하기의 <수학식 36>에 의해 생성되는 것을 특징으로 하는 상기 방법.

$$A_k = 2 \cdot BRO_{13}(k \bmod 2^{13}) + \left[ \frac{k}{2^{13}} \right] - \left[ \frac{BRO_{13}(k \bmod 2^{13})}{8} \right] \\ + \left[ \frac{BRO_{13}(k \bmod 2^{13}) + 248}{256} \right] - \left[ \frac{BRO_{13}(k \bmod 2^{13}) + 248}{1024} \right]$$

## 【수학식 36】

여기서  $A_k$ 는 상기 읽기 주소이고  $k$ 는 상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스이며, BRO는 비트 역전환 연산을 의미하고 mod는 모듈로 연산을 의미하고  $[ \cdot ]$ 는 입력을 초과하지 않는 최대의 정수를 의미함.

## 【청구항 15】

인터리빙된 순서대로 버퍼에 저장된 한 서브블록의 부호 심볼들을 디인터리빙된 순서대로 읽어내어 채널 복호기로 입력하는 장치에 있어서, 여기서 상기 부호 심볼들의 인터리빙은

특정 규칙에 따라 상기 부호 심볼들을 상기 서브블록의 크기에 따라 미리 정해지는 개수의 행과 열을 가지는 행렬의 형태로 저장한 후 이를 읽어내는 과정으로서,

상기 행렬의 마지막 열을 고려하지 않고, 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 임시주소를 생성하는 임시주소 생성기와,  
상기 행렬의 마지막 열을 고려하여 상기 임시주소를 보상하기 위한 주소 보상 값을 계산하는 주소 보상기와,

상기 임시주소에 상기 주소 보상 값을 더하여, 상기 채널 복호기에 의해 요구된 부호 심볼을 상기 버퍼로부터 읽어내기 위한 읽기 주소를 생성하는 가산기를 포함하는 것을 특징으로 하는 상기 장치.

#### 【청구항 16】

제 15 항에 있어서, 상기 서브블록의 크기는  $2^m \times (J-1) + R$ 이고 여기서 상기  $m$ 과  $J$ 와  $R$ 은 상기 서브블록의 크기에 따라 미리 정해질 때, 상기 임시주소 생성기는,

상기 채널 복호기에 의해 요구된 부호 심볼의 인덱스를  $2^m$ 으로 나누어 정수 형태로 출력하는 제1 제산기와,

상기 부호 심볼 인덱스를  $2^m$ 으로 나눈 나머지를 비트 역전환하는 BRO 연산기와,

상기 BRO 연산기로부터의 출력에  $(J-1)$ 를 곱하는 승산기와,

상기 제1 제산기로부터의 출력에 상기 승산기로부터의 출력을 더하여 상기 임시주소를 계산하는 제1 가산기로 구성되는 것을 특징으로 하는 상기 장치.

**【청구항 17】**

제 16 항에 있어서, 상기 서브블록의 크기가 408인 경우, 상기 주소 보상기는,  
상기 BRO 연산기로부터의 출력에 3을 더하는 제2 가산기와,  
상기 제2 가산기로부터의 출력을 4로 나누어 정수 형태로 출력하는 제2 제산기와,  
상기 제2 가산기로부터의 출력을 16으로 나누어 정수 형태로 출력하는 제3 제산기와,  
상기 제2 제산기로부터의 출력에서 상기 제3 제산기로부터의 출력을 빼서 상기 주소 보  
상 값을 계산하는 가산기로 구성되는 것을 특징으로 하는 상기 장치.

**【청구항 18】**

제 16 항에 있어서, 상기 서브블록의 크기가 792인 경우, 상기 주소 보상기는,  
상기 BRO 연산기로부터의 출력에 7을 더하는 제2 가산기와,  
상기 제2 가산기로부터의 출력을 8로 나누어 정수 형태로 출력하는 제2 제산기와,  
상기 제2 가산기로부터의 출력을 32로 나누어 정수 형태로 출력하는 제3 제산기와,  
상기 제2 제산기로부터의 출력에서 상기 제3 제산기로부터의 출력을 빼서 상기 주소 보  
상 값을 계산하는 가산기로 구성되는 것을 특징으로 하는 상기 장치.

**【청구항 19】**

제 16 항에 있어서, 상기 서브블록의 크기가 1560인 경우, 상기 주소 보상기는,  
상기 BRO 연산기로부터의 출력에 15를 더하는 제2 가산기와,  
상기 제2 가산기로부터의 출력을 16으로 나누어 정수 형태로 출력하는 제2 제산기와,

상기 제2 가산기로부터의 출력을 64로 나누어 정수 형태로 출력하는 제3 제산기와,  
상기 제2 제산기로부터의 출력에서 상기 제3 제산기로부터의 출력을 빼서 상기 주소 보  
상 값을 계산하는 가산기로 구성되는 것을 특징으로 하는 상기 장치.

#### 【청구항 20】

제 16 항에 있어서, 상기 서브블록의 크기가 3096인 경우, 상기 주소 보상기는,  
상기 BRO 연산기로부터의 출력에 31을 더하는 제2 가산기와,  
상기 제2 가산기로부터의 출력을 32로 나누어 정수 형태로 출력하는 제2 제산기와,  
상기 제2 가산기로부터의 출력을 128로 나누어 정수 형태로 출력하는 제3 제산기와,  
상기 제2 제산기로부터의 출력에서 상기 제3 제산기로부터의 출력을 빼서 상기 주소 보  
상 값을 계산하는 가산기로 구성되는 것을 특징으로 하는 상기 장치.

#### 【청구항 21】

제 16 항에 있어서, 상기 서브블록의 크기가 6168인 경우, 상기 주소 보상기는,  
상기 BRO 연산기로부터의 출력에 63을 더하는 제2 가산기와,  
상기 제2 가산기로부터의 출력을 64로 나누어 정수 형태로 출력하는 제2 제산기와,  
상기 제2 가산기로부터의 출력을 256으로 나누어 정수 형태로 출력하는 제3 제산기와,  
상기 제2 제산기로부터의 출력에서 상기 제3 제산기로부터의 출력을 빼서 상기 주소 보  
상 값을 계산하는 가산기로 구성되는 것을 특징으로 하는 상기 장치.

**【청구항 22】**

제 16 항에 있어서, 상기 서브블록의 크기가 12312인 경우, 상기 주소 보상기는, 상기 BRO 연산기로부터의 출력에 127을 더하는 제2 가산기와, 상기 제2 가산기로부터의 출력을 128로 나누어 정수 형태로 출력하는 제2 제산기와, 상기 제2 가산기로부터의 출력을 512로 나누어 정수 형태로 출력하는 제3 제산기와, 상기 제2 제산기로부터의 출력에서 상기 제3 제산기로부터의 출력을 빼서 상기 주소 보상 값을 계산하는 가산기로 구성되는 것을 특징으로 하는 상기 장치.

**【청구항 23】**

제 16 항에 있어서, 상기 서브블록의 크기가 2328인 경우, 상기 주소 보상기는, 상기 BRO 연산기로부터의 출력에 3을 더하는 제2 가산기와, 상기 제2 가산기로부터의 출력을 4로 나누는 제2 제산기와, 상기 BRO 연산기로부터의 출력에 29를 더하는 제3 가산기와, 상기 제3 가산기로부터의 출력을 32로 나누는 제3 제산기와, 상기 제3 가산기로부터의 출력을 128로 나누는 제4 제산기와, 상기 제2 제산기로부터의 출력에 상기 제3 제산기로부터의 출력을 더하고 상기 제4 제산기로부터의 출력을 빼서 상기 주소 보상 값을 계산하는 제4 가산기로 구성되는 것을 특징으로 하는 상기 장치.

**【청구항 24】**

제 16 항에 있어서, 상기 서브블록의 크기가 3864인 경우, 상기 주소 보상기는, 상기 BRO 연산기로부터의 출력을 8로 나누는 제2 제산기와, 상기 BRO 연산기로부터의 출력에 56을 더하는 제2 가산기와, 상기 제2 가산기로부터의 출력을 64로 나누는 제3 제산기와, 상기 제2 가산기로부터의 출력을 256으로 나누는 제4 제산기와, 상기 제3 제산기로부터의 출력에서 상기 제2 제산기로부터의 출력과 상기 제4 제산기로부터의 출력을 빼서 상기 주소 보상 값을 계산하는 제3 가산기로 구성되는 것을 특징으로 하는 상기 장치.

**【청구항 25】**

제 16 항에 있어서, 상기 서브블록의 크기가 4632인 경우, 상기 주소 보상기는, 상기 BRO 연산기로부터의 출력에 3을 더하는 제2 가산기와, 상기 제2 가산기로부터의 출력을 4로 나누는 제2 제산기와, 상기 BRO 연산기로부터의 출력에 61을 더하는 제3 가산기와, 상기 제3 가산기로부터의 출력을 64로 나누는 제3 제산기와, 상기 제3 가산기로부터의 출력을 256으로 나누는 제4 제산기와, 상기 제2 제산기로부터의 출력에 상기 제3 제산기로부터의 출력을 더하고 상기 제4 제산기로부터의 출력을 빼서 상기 주소 보상 값을 계산하는 제4 가산기로 구성되는 것을 특징으로

하는 상기 장치.

### 【청구항 26】

제 16 항에 있어서, 상기 서브블록의 크기가 9240인 경우, 상기 주소 보상기는, 상기 BRO 연산기로부터의 출력에 3을 더하는 제2 가산기와, 상기 제2 가산기로부터의 출력을 4로 나누는 제2 제산기와, 상기 BRO 연산기로부터의 출력에 125를 더하는 제3 가산기와, 상기 제3 가산기로부터의 출력을 128로 나누는 제3 제산기와, 상기 제3 가산기로부터의 출력을 512로 나누는 제4 제산기와, 상기 제2 제산기로부터의 출력에 상기 제3 제산기로부터의 출력을 더하고 상기 제4 제산기로부터의 출력을 빼서 상기 주소 보상 값을 계산하는 제4 가산기로 구성되는 것을 특징으로 하는 상기 장치.

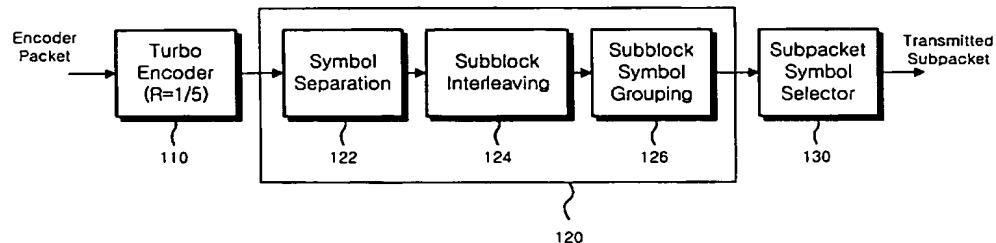
### 【청구항 27】

제 16 항에 있어서, 상기 서브블록의 크기가 15384인 경우, 상기 주소 보상기는, 상기 BRO 연산기로부터의 출력을 8로 나누는 제2 제산기와, 상기 BRO 연산기로부터의 출력에 248을 더하는 제2 가산기와, 상기 제2 가산기로부터의 출력을 256으로 나누는 제3 제산기와, 상기 제2 가산기로부터의 출력을 1024로 나누는 제4 제산기와,

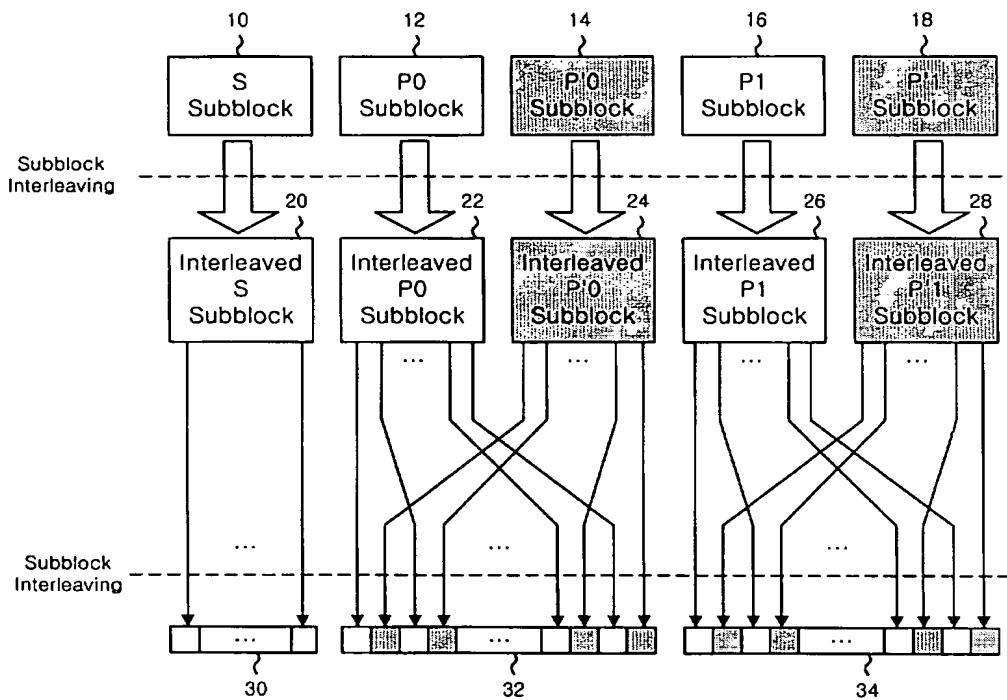
상기 제3 계산기로부터의 출력에서 상기 제2 계산기로부터의 출력과 상기 제4 계산기로부터의 출력을 빼서 상기 주소 보상 값을 계산하는 제3 가산기로 구성되는 것을 특징으로 하는 상기 장치.

## 【도면】

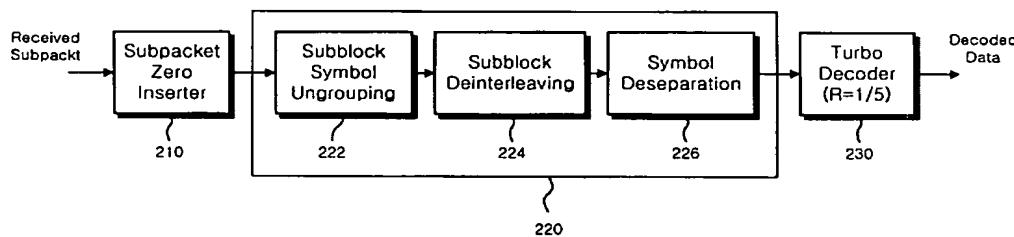
【도 1】



【도 2】



【도 3】

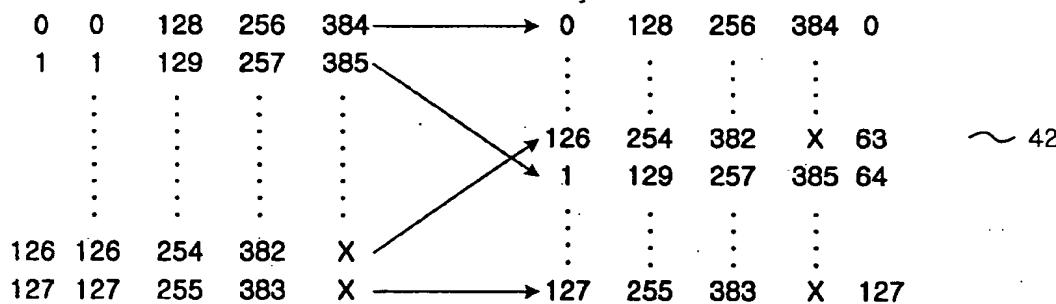


【도 4】

J=4

0	128	256	384
1	129	257	385
⋮	⋮	⋮	⋮
			407
⋮	⋮	⋮	X
⋮	⋮	⋮	⋮
126	254	382	X
127	255	383	X

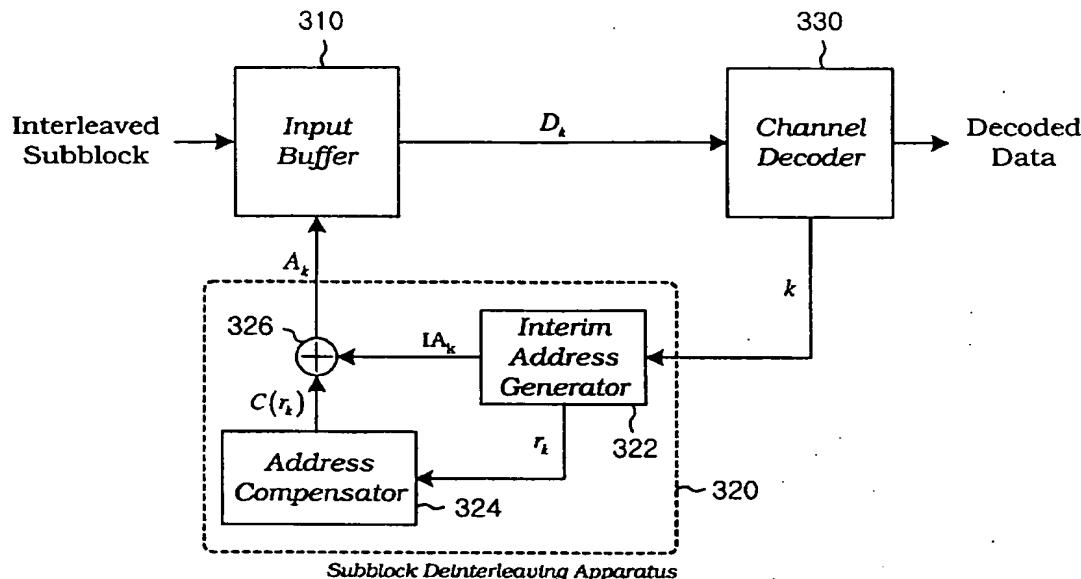
$2^m = 128$        $\sim 40$



0	128	256	384
⋮	⋮	⋮	⋮
126	254	382	X
1	129	257	385
⋮	⋮	⋮	⋮
127	255	383	X

$\sim 44$

【도 5】



【도 6】

Example)  $m=4$ ,  $J=2$ , and  $R=4$

Row Index	Before Row BRO	After Row BRO
0	0 16	0 16
1	1 17	8
2	2 18	4
3	3 19	12
4	4	2 18
5	5	10
6	6	6
7	7	14
8	8	1 17
9	9	9
10	10	5
11	11	13
12	12	3 19
13	13	11
14	14	7
15	15	15

## 【도 7】

C.S. Index : k	0	8	4	12	2	10	6	14	1	9	5	13	3	11	7	15
	16				18				17				19			
RowIndex : r <sub>k</sub>	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Interim Addr. : IA <sub>k</sub>	[0]	[1]	[2]	[3]	[4]	[5]	[6]	[7]	[8]	[9]	[10]	[11]	[12]	[13]	[14]	[15]
	[1]					5				9						[13]
Comp. Factor : Cf <sub>r<sub>k</sub></sub>	0	1	1	1	1	2	2	2	2	3	3	3	3	4	4	4
Read Addr. : A <sub>k</sub>	[0]	[2]	[3]	[4]	[5]	[7]	[8]	[9]	[10]	[12]	[13]	[14]	[15]	[17]	[18]	[19]
	[1]					6				11						[16]

## 【도 8】

Example) m=4, J=2, and R=12

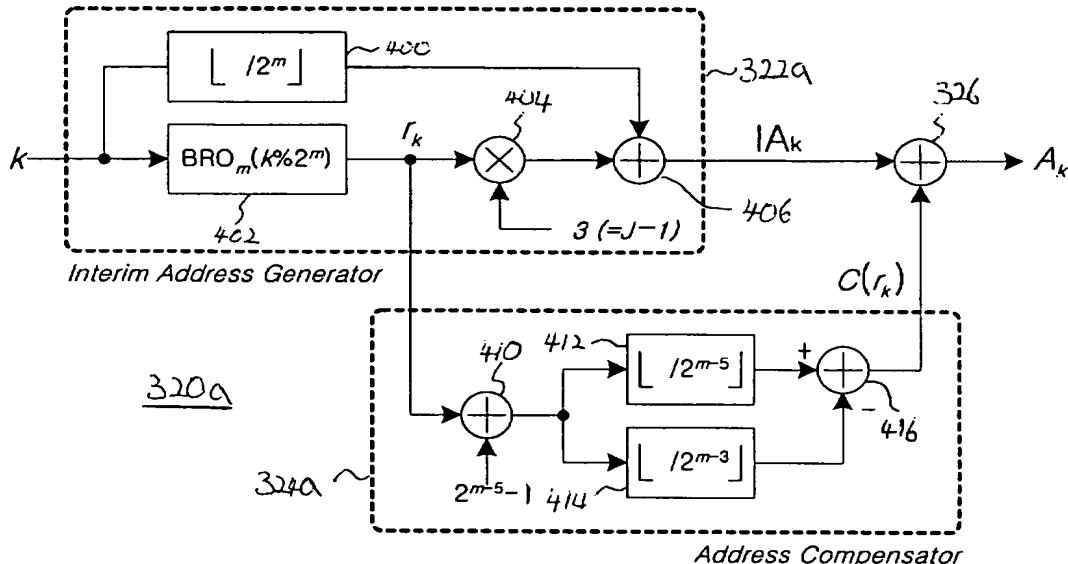
RowIndex	Before Row BRO	After Row BRO
0	0 16	0 16
1	1 17	8 24
2	2 18	4 20
3	3 19	12 28
4	4 20	2 18
5	5 21	10 26
6	6 22	6 22
7	7 23	14 30
8	8 24	1 17
9	9 25	9 25
10	10 26	5 21
11	11 27	13 29
12	12 28	3 19
13	13 29	11 27
14	14 30	7 23
15	15 31	15 31

## 【도 9】

C.S. Index : k	0	8	4	12	2	10	6	14	1	9	5	13	3	11	7	15
	16	24	20	28	18	26	22	30	17	25	21	29	19	27	23	31
RowIndex : r <sub>k</sub>	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Interim Addr. : IA <sub>k</sub>	[0]	[2]	[4]	[6]	[8]	[10]	[12]	[14]	[16]	[18]	[20]	[22]	[24]	[26]	[28]	[30]
	[1]	[3]	5			9	[11]	[13]		17	[19]	[21]		25	[27]	[29]
Comp. Factor : Cf <sub>r<sub>k</sub></sub>	0	0	0	0	-1	-1	-1	-1	-2	-2	-2	-2	-3	-3	-3	-3
Read Addr. : A <sub>k</sub>	[0]	[2]	[4]	[6]	[7]	[9]	[11]	[13]	[14]	[16]	[18]	[20]	[21]	[23]	[25]	[27]
	[1]	[3]	5			8	[10]	[12]		15	[17]	[19]		22	[24]	[26]

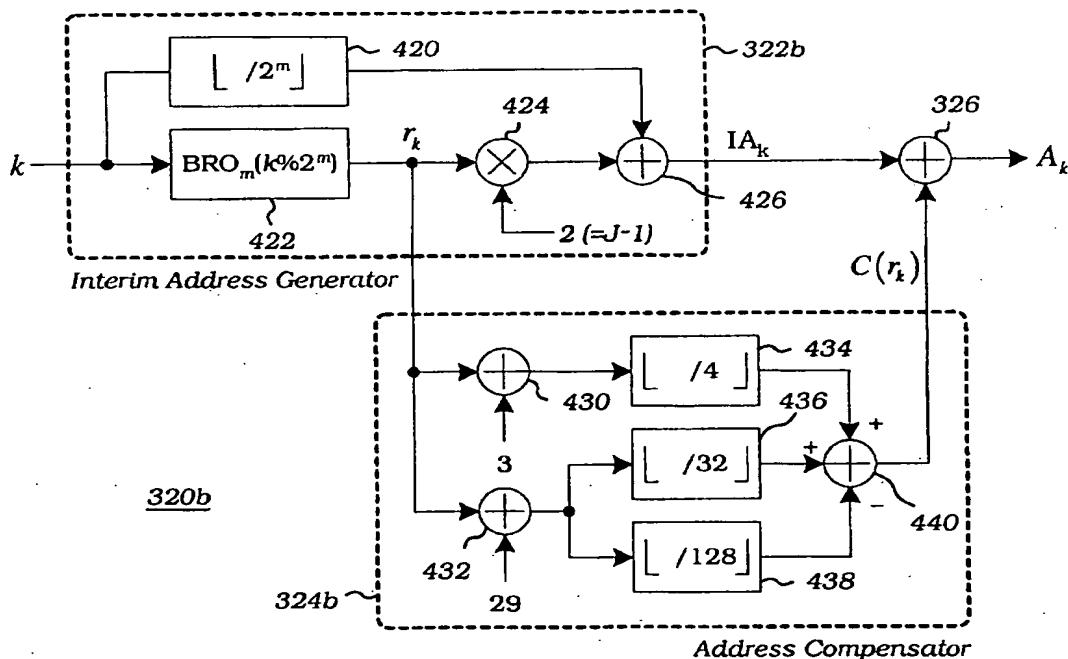
## 【도 10】

For the case of  $(N_{EP}=408, m=7, J=4)$  or  $(N_{EP}=792, m=8, J=4)$  or  
 $(N_{EP}=1560, m=9, J=4)$  or  $(N_{EP}=3096, m=10, J=4)$  or  
 $(N_{EP}=6168, m=11, J=4)$  or  $(N_{EP}=12312, m=12, J=4)$

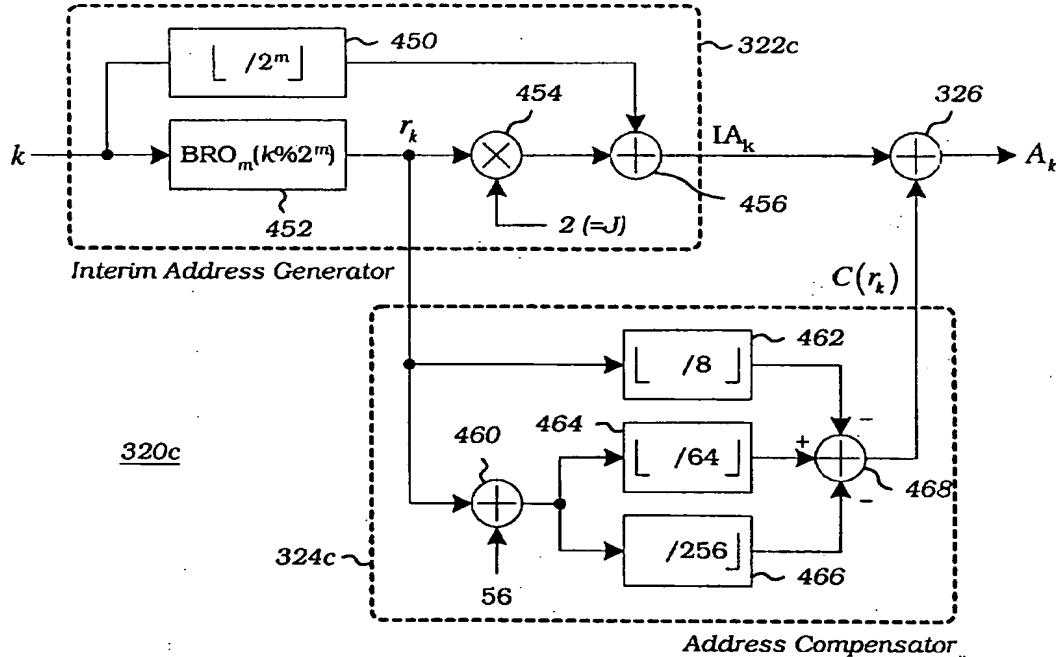


## 【도 11】

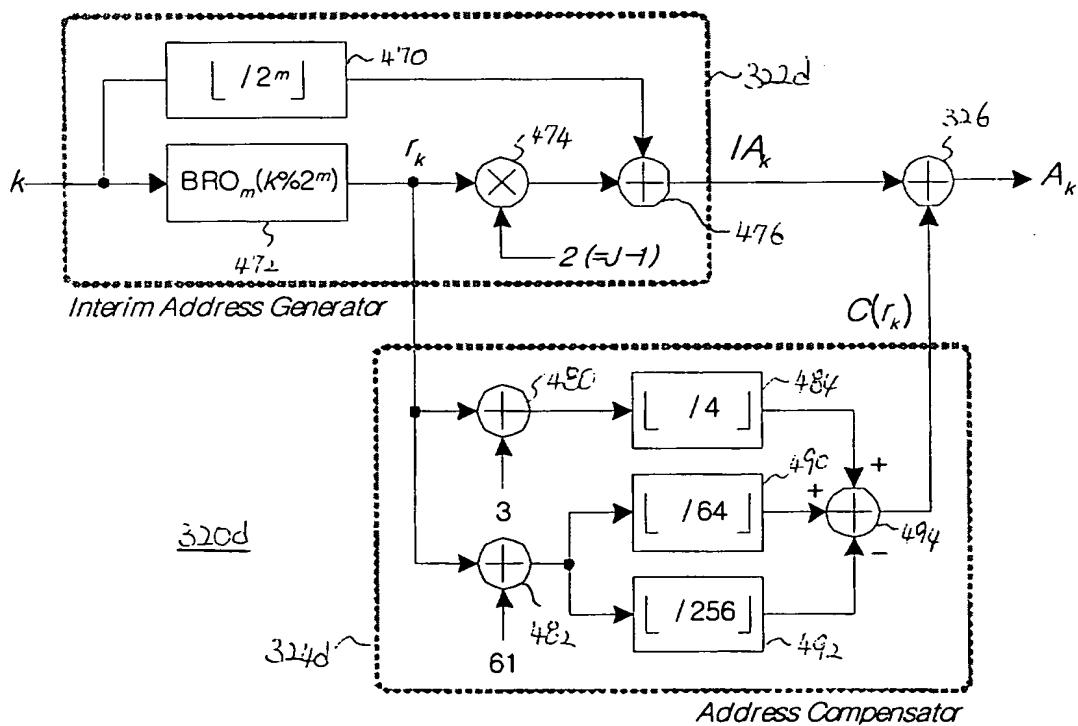
For the case of  $(N_{EP}=2328, m=10, J=3)$



## 【도 12】

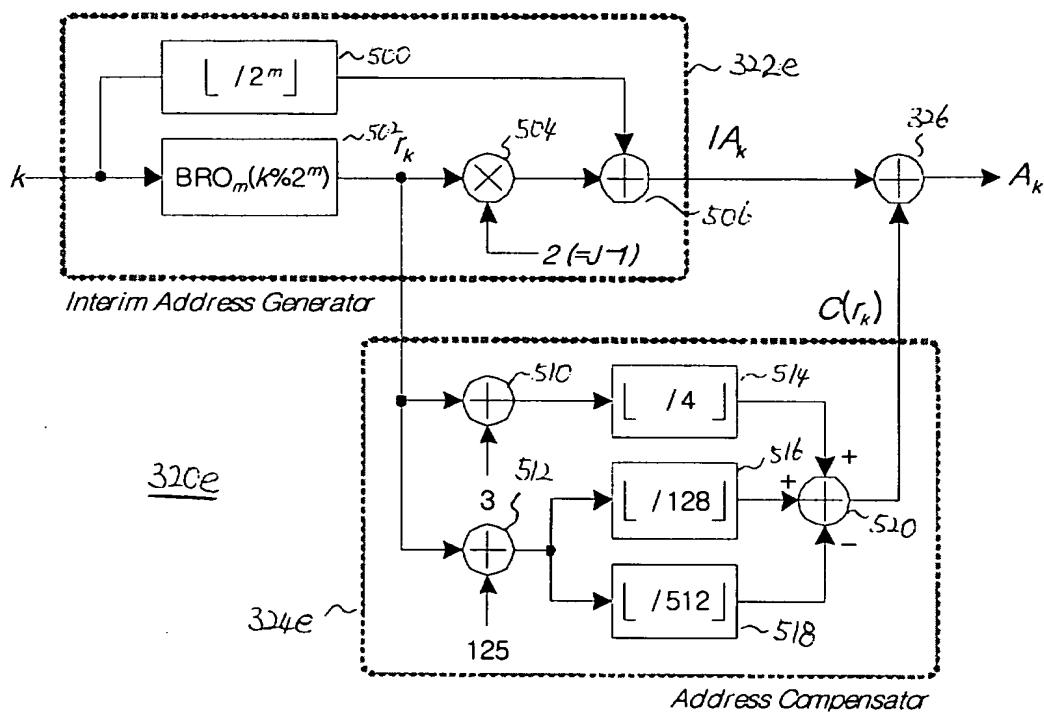
For the case of ( $N_{EP}=3864, m=11, J=2$ )

## 【도 13】

For the case of ( $N_{EP}=4632, m=11, J=3$ )

【도 14】

For the case of ( $N_{EP}=9240$ ,  $m=12$ ,  $J=3$ )



## 【도 15】

For the case of ( $W_{EP}=15384$ ,  $m=13$ ,  $J=2$ )

